

# Science and Technology English II

## Exercise 210 “Adder” Meiji University 2021

EX\_210\_21.pptx 13 Slides November 27<sup>th</sup>, 2022

---

<http://mikami.a.la9.jp/mdc/mdc1.htm>

## Renji Mikami

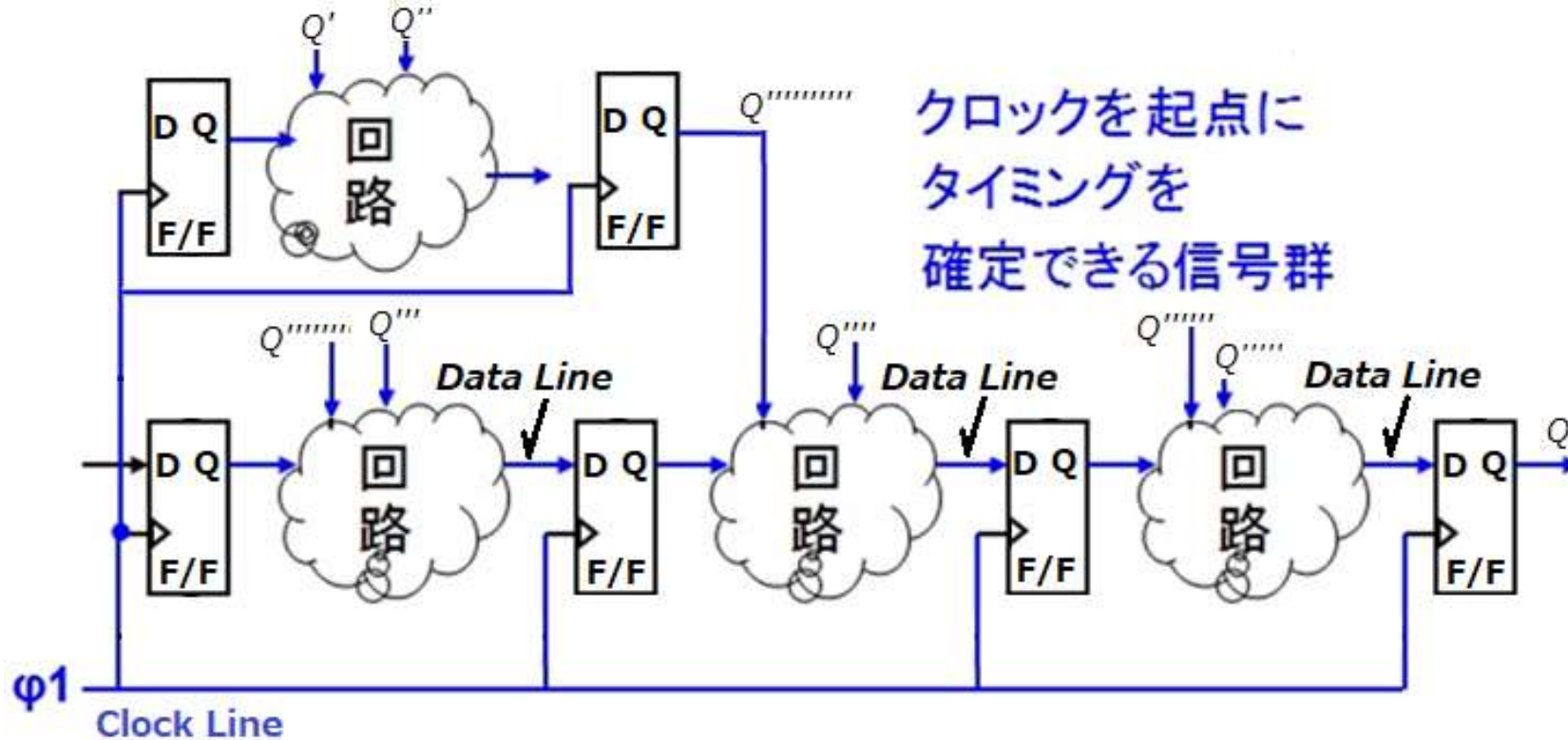
Renji\_Mikami(at\_mark)nifty.com [mikami(at\_mark)meiji.ac.jp]

# Day 209 Review

- データパス回路とコントロールロジック回路(他は,Glue Logic)
- MPUの基本機能と構成
- 同期システムとクリティカル・パス
- パイプラインによる高速化
- ADDER
  - ADDER のキャリー生成回路はクリティカル・パスになりやすい
  - さまざまな ADDER 構成

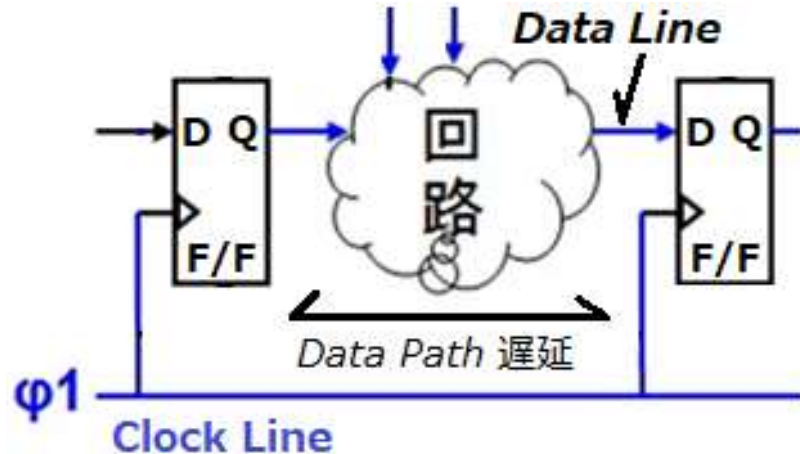
# 近代システムの同期系

- 同期回路は Clock Line と Data Line から構成される
- どこかの F/F 出力が回路に入力される構成ではタイミングが確定



# Path Delay Minimization

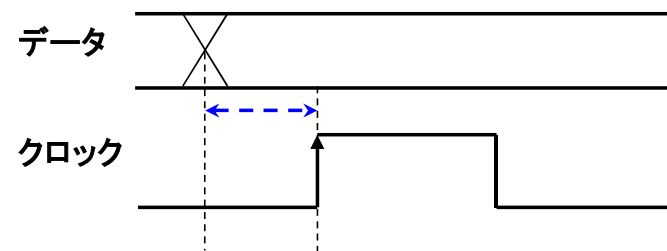
- Data Line の信号は、F/F の Setup Time 以内に届かないといけない
- クロック・ラインの Clock Speed が系の処理速度を決める
- Clock Speed は、その系で最大の遅延のデータラインに制約される
- 系の中の最大の遅延が発生するパスをクリティカル・パスという



Review EX\_207

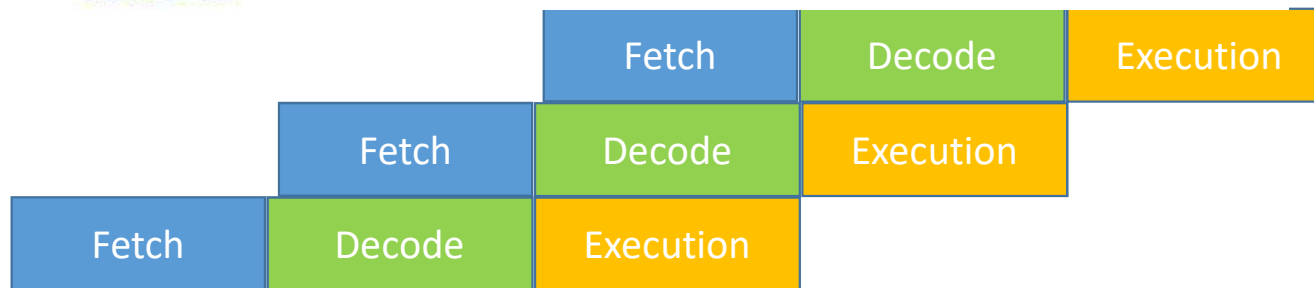
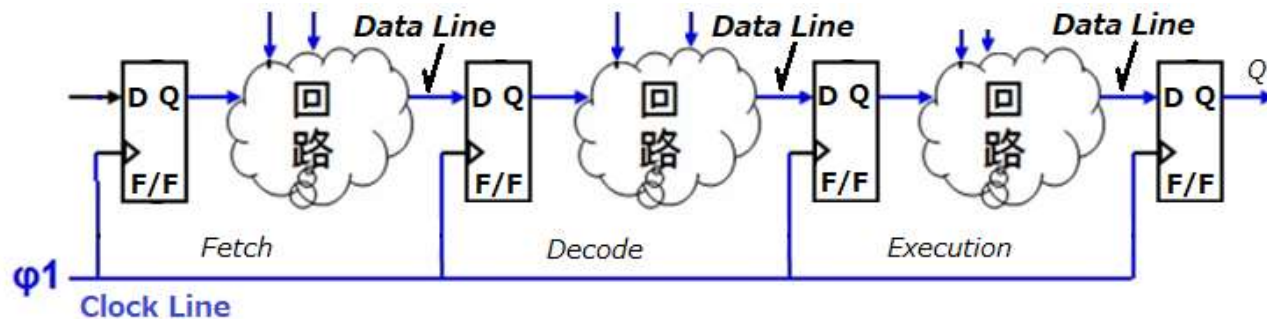
- セットアップ時間 (SETUP)

クロックの立上り(または立下がり)のエッジの**前**にデータが確定していなければならない時間



# Pipeline

- Non Pipeline では1連の命令が3サイクル実行時間で処理
- Pipeline では、1サイクルごとに次の命令をFetchして処理
- 3 Stage Pipeline では、x3 倍の処理能力 !?



## Pipeline Hazard

データパス回路で 3 Stage 処理が終わる前に次の命令を先読みFetchするが、条件分岐などで

異なる命令アドレスに飛ぶと先読みした命令がキャンセルになる。パイプラインに再度命令をセットしなおすことになる。乱れるパイプラインという。

この制御は、**コントロールロジック回路**で行う

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity ADD4 is
  port ( A : in  STD_LOGIC_VECTOR (3 downto 0);
        B : in  STD_LOGIC_VECTOR (3 downto 0);
        Y : out STD_LOGIC_VECTOR (3 downto 0);
        COUT : out STD_LOGIC);
end ADD4;

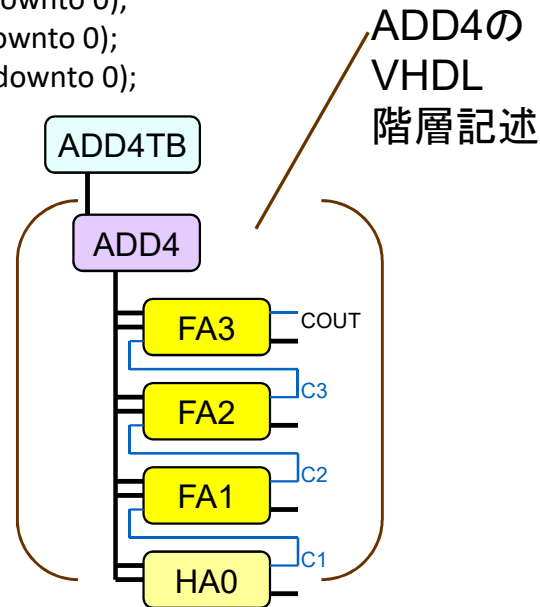
architecture Behavior of ADD4 is
  signal C1, C2, C3 : std_logic;

  component HA
    port (X,Y : in  STD_LOGIC;
          S,C : out STD_LOGIC);
  end component;

  component FA
    port (A, B, CI : in  STD_LOGIC;
          SUM,CO : out STD_LOGIC);
  end component;

begin
  HA0 : HA port map(X => A(0) , Y => B(0) , S => Y(0) , C => C1);
  FA1 : FA port map(A => A(1), B => B(1), CI => C1, SUM => Y(1) , CO => C2);
  FA2 : FA port map(A => A(2), B => B(2), CI => C2, SUM => Y(2) , CO => C3);
  FA3 : FA port map(A => A(3), B => B(3), CI => C3, SUM => Y(3) , CO => COUT);
end Behavior;

```

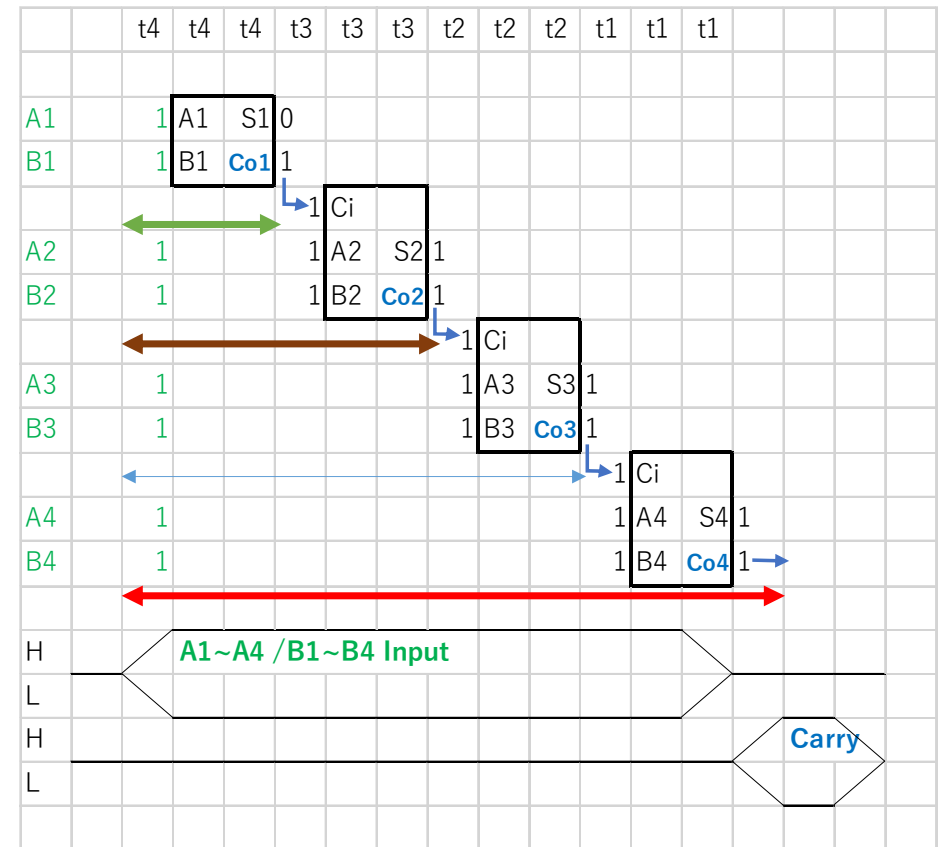


ソースを見ると、論理機能の記述がありません。HA0とFA1からFA3までの接続だけが記述してあります。代入演算子は、=>ですから、コンカレント記述です。つまりインスタンスの接続だけを示しています。FAの機能は、さらに下位階層で記述します。

トポロジー記述です  
I/O, Instance,  
Network で  
構成されています。

# 4Adder

- A1~A4, B1~B4 の4bit 入力
- LSB (A1,B1) のSUM(S1)、CarryOut(Co1) は 1 Stageで出力される。
- (A2,B2) のSUM(S2)は 1 Stage だが、CarryOut(Co2) は 桁上げを待つので、2 Stageで出力される。
- (A3,B3) のSUM(S3)は 1 Stage だが、CarryOut(Co3) は 桁上げを待つので、3 Stageで出力される。
- (A4,B4) のCarryOut(Co4) は繰り上がりの桁上げを(Ripple Carry)待つので、4 Stageで出力される
- このCarry Line はクリティカル・パスになりやすいのでいろいろな方法で高速化される



## EX210 英語解説

- 209に引き続き原本を読み解いていきます。
- ホームページにある原本DICS Chapter7 (DICS\_207.pdf)の赤線部を速読してください。
- この原本は、コピーができません。~~(勉強用にコピーする場合は、打ち直したEX\_210.pdf内の文を使ってください。)~~  
~~打ち直しはありませんので、原本で読んでください。~~
- レポートは自分の言葉でたくさん書いてください

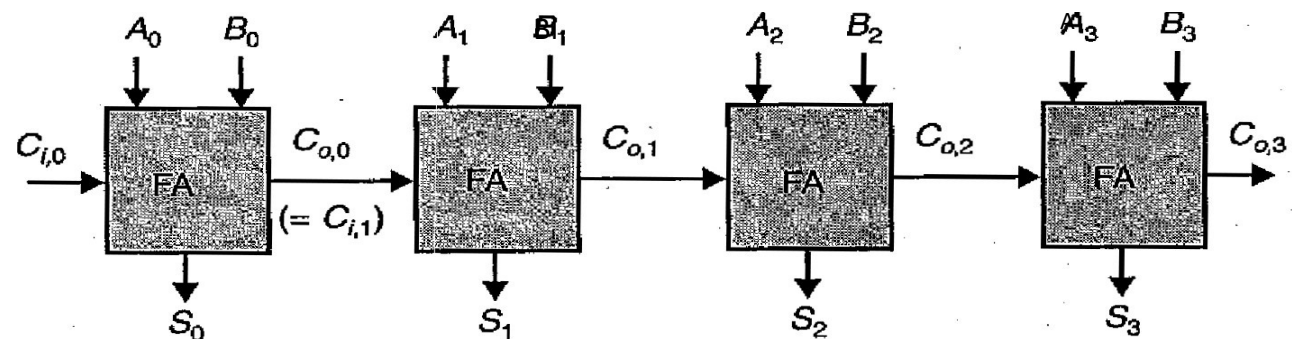


## EX210 英語解説

- 文量の多い英文に慣れる練習をします
- 演習課題の”読み解くべき内容”を頭に入れて、読み進んでください。メモをとったり、マークを付けたりするのも有効です。
- PDFにマークを付けるツールは、HP全授業共通解説にありますPDF-XChange Viewer(Free版有)。  
[http://mikami.a.la9.jp/meiji/MEIJI\\_P2.htm](http://mikami.a.la9.jp/meiji/MEIJI_P2.htm)

## Exercise: EX\_210(1/2)

- 本文7章を速読し設問に答えよ。(翻訳サイトを使ってもよいが、その前に必ず英文を通読すること。)図版や正確なギリシャ文字,数式は配布資料原本を参照のこと。
- EX-210-1: 本資料前のほうのページの4 bit ADDER 構成では、原本と異なり LSB (A1,B1)は Half Adder を使用している。この意図(理由)を英文(日本文でも、両方併記でもよい)で自由に書いてください。(原本-Figure 7.3では、Full Adder を用いている)



## Exercise: EX\_210(1/2)

- EX-210-2 :原本-Figure 7.3では、4 bit ADDER 構成では、Full Adder のカスケード接続を用いているが、この理由を自由に考察してください。回答は、英文でも和文でもかまいません。(和文で書いて自動英訳をしてもかまいません。)MPUのハードウェアバス構成が4,8,16,32,64 となっている点、キャリー生成がクリティカル・パスになる点をヒントにしてください。

## Exercise: EX\_210(3)

- EX-210-3 : P388 STE-102-705 Line 16~ P397 STE-102-714
  - 原本ではさまざまな ADDER の方式について述べているが、そのひとつの方式を選んで、内容を英文または和文でまとめてください。内容は、1.構造 2.利点や問題点 ,解決法(あれば)などを入れてください。
  - すこしハードですが、チャレンジしてみてください。
- 提出はClass Web “レポート” にて木曜まで
- 毎回のレポートは、最低A4 1ページ以上は書いてください。余白には、今回の授業の内容、資料についての感想や要望を記入してください。

# Memo

フォローアップURL (Revised)

<http://mikami.a.la9.jp/meiji/MEIJI.htm>

担当講師

三上廉司(みかみれんじ)

Renji\_Mikami(at\_mark)nifty.com

mikami(at\_mark)meiji.ac.jp (Alternative)

[http://mikami.a.la9.jp/\\_edu.htm](http://mikami.a.la9.jp/_edu.htm)

