

Science and Technology English I  
Exercise 106 Meiji University 2021  
(NAE B-1 23~33)  
EX\_106\_21.pptx 33 Slides March 26<sup>th</sup>, 2021

---

<http://mikami.a.la9.jp/mdc/mdc1.htm>

Renji Mikami

Renji\_Mikami(at\_mark)nifty.com [mikami(at\_mark)meiji.ac.jp]

## Day 105 / 106 / 107 ~ Structure

- Day 105 では半導体の歴史を解説しました。Day 106 では続いてマイクロプロセッサの歴史を解説します。
- これらの技術解説は、DICS 原本で Day 107以降で行います。

## EX\_104 ~ 106 の資料

- EX\_104 ~ EX\_106 まではNational Academy of Engineeringを3回に分けて読み進めます。3回ぶんをまとめたものがHPの [Sci-Tch-Intro\\_trans1.pdf](#) [37]にあります。この内容を通読してみてください。
- EX\_107~EX\_113 では、いよいよDICS ( Digital Integrated Circuits, A Design Perspective)の原本3,4,5章を読み進めていきます。
- 各EX\_資料には、翻訳サイトなどで使えるようにコピペできる文字タイプ pdf を掲載していますが、英語脳を鍛えるためには、原文 pdfの各章を先に通読してみてください。内容の理解度は60%くらいでかまいません。(原本pdfは画像なのでコピペできません。)
- DICS Chapter [1](#) [13], [2](#) [20/44] and [3](#) [16/23]

# Day 106 Keywords

## • マイクロプロセッサ

- MPUの方式の進化は、**半導体技術の進化**に深く関係します。高性能を目指す分野では、プロセスの微細化が進むなかで、その時点で最もパフォーマンスの優れるMPU方式(アーキテクチャ)が選択されます。
- また**低消費電力**が求められる場合は、これに適したアーキテクチャが求められます。
- また**特定アプリケーション**を高速に処理するためにアーキテクチャを最適化する場合もあります。この部分はプロセッサ内部に入れる場合と外部の専用ハードウェアで処理する場合もあります。(画像や信号処理など)

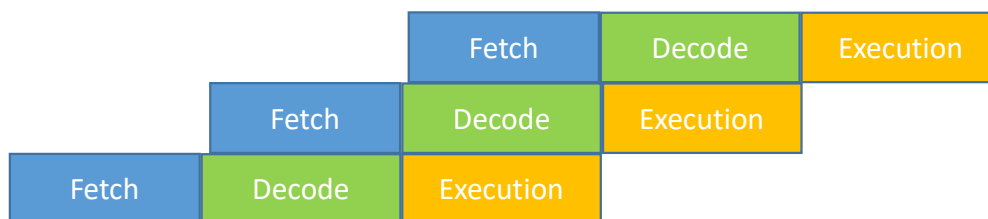
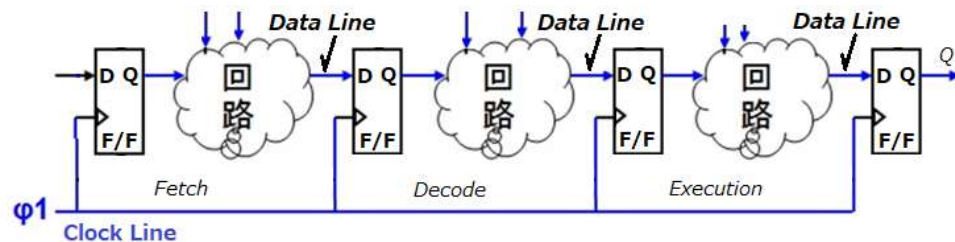
# Day 106 Keywords

## • マイクロプロセッサの命令

- CISC Complex Instruction Set Computer
  - 命令語長の異なる命令セット
  - 複雑な処理を少ない命令数で実行
- RISC Reduced Instruction Set Computer
  - 命令語長を揃えてパイプラインに適合しやすくする
  - 複雑な処理は処理回数が多くなるが、パイプライン化で高速化できる

# Pipeline (秋学期EX\_210から)

- Non Pipeline では1連の命令が3サイクル実行時間で処理
- Pipeline では、1サイクルごとに次の命令をFetchして処理
- 3 Stage Pipeline では、x3 倍の処理能力 !?
- 命令語の語長が揃っているとパイプライン効率が上がる



## Pipeline Hazard

**データパス回路**で 3 Stage 処理が終わる前に次の命令を先読みFetchするが、条件分岐などで異なる命令アドレスに飛ぶと先読みした命令がキャンセルになる。パイプラインに再度命令をセットしなおすことになる。乱れるパイプラインという。この制御は、**コントロールロジック回路**で行う

# GPU

- 特定処理に最適化

- GPU Graphics Processing Unit

- 画像処理高速化 – ゲームなど

- GPGPU General-purpose computing on graphics processing units

- GPUの拡張 - ベクトル処理
    - CUDA (NVIDIA Ge-Force GPU)

- PS3 336 + 2,200台 並列 2009年US Air Force(春学期  
EX\_106参照)

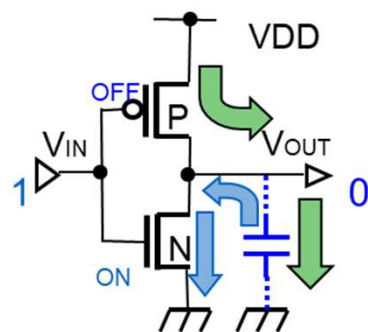
# CPUと微細化技術

- シングルコア高速化と冷却の課題
  - 遅延を減らす、クロックを上げる
  - ロジックと配線の遅延
  - クロックを上げる>発熱>冷却、低電圧化
  - 微細化で動作電圧を下げる
- マルチコア化による性能向上
  - クロックの限界、冷却の限界
  - 微細化によりコアを多数置いてもペイする



# 動作電圧と消費電力(秋学期EX\_206から)

## • Vdd(電圧)の項が2乗



CMOS回路の消費電力

$$P_d \approx \underbrace{fC_L V_{dd}^2}_{\text{動作電力}} + \underbrace{I_{leak} V_{dd}}_{\text{リーク電力}}$$

動作電力  
設計で対応

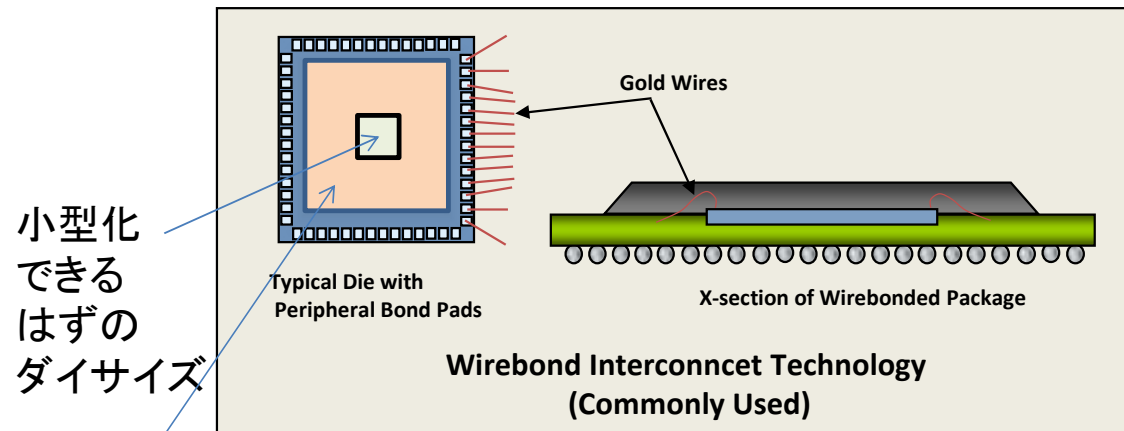
リーク電力  
プロセス問題

1. 電源電圧を下げる
2. 少リークのプロセスを使う
3. スイッチング動作を減らす
4. 動作周波数を下げる

クロック・ラインの電力評価

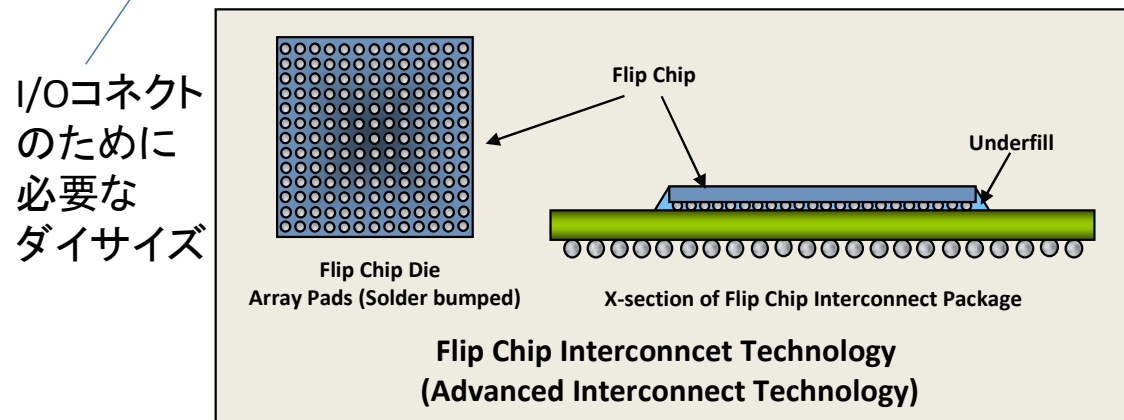
スイッチング電力評価

# 微細化-マルチコアでもペイする理由



## Wirebond

A Mature Interconnect Technology



## Flip Chip

Used by IBM since 1960s. Area Array Interconnect Technology for High Performance, High I/O and Miniaturization Applications

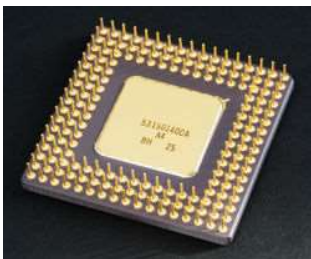
# National Academy of Engineering Article B-1 23~33

## マイクロプロセッサの進化

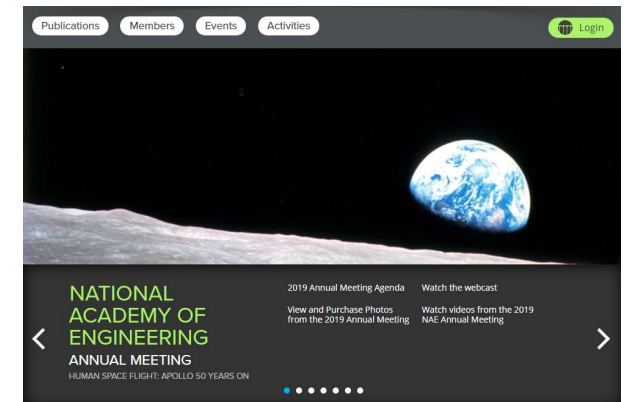
CPU(Central Processing Unit)は、プログラムによって様々な数値計算や情報処理、機器制御などを行うコンピュータにおける中心的な回路である。中央処理装置あるいは中央演算処理装置とも言われる。

この機能を1つのVLSIチップに実装したものをMPU (Micro Processor Unit)という

MPU (CPU) ([Intel 486DX2](#))



2006年11月: クアッドコア インテル® Xeon® プロセッサー  
 インテルで初めてクアッドコア技術を採用した  
 インテル® Xeon® プロセッサの最新モデルです  
 .クアッドコア技術とは、1つのプロセッサの中に  
 4個の実行コアを搭載する技術のことです。  
 このクアッドコア技術によって、デュアルコア・プロセッサの  
 さらに上を行く処理性能と優れた電力効率を実現しています



## 23E CPU (Central Processing Unit) ALU=Arithmetic Logic Unit 算術演算論理回路

The computing part of the computer. Also called the “processor,” it is made up of the control unit and *ALU*. Today, the CPUs of almost all computers are contained on a single chip.

The CPU, clock and main memory make up a computer. A complete computer system requires the addition of control units, input, output and *storage* devices and an operating system.

CPUs Come in Different Sizes Depending on which end of the field you are in, a CPU can mean the processor, memory and everything inside the cabinet, or just the microprocessor itself.

記憶装置

## 24E Micro processor

A central processing unit (CPU) contained within a single chip. Today, all computer CPUs are microprocessors. The term originated in the 1970s when CPUs up until that time were all comprised of several chips.

Thus, when the entire CPU (processor) was *miniaturized* onto a single chip, the *term* “micro” processor was *coined*. Since the turn of the century, the semiconductor manufacturing process has become so *sophisticated* that not only one, but two or more CPUs, are built on a single chip (see dual core and multicore).

微細化する 用語  
造語

洗練された

Microprocessor is often *abbreviated* MPU for "microprocessor unit" or just MP, the latter also spelled with the Greek  $\mu$  symbol for micro or the letter "u" as an alternate ( $\mu$ P or uP).

省略する

## 25E Microprocessors

The first microprocessor was produced by Intel in 1971. Dubbed the 4004, it cost about \$1,000 and was as powerful as ENIAC, the vacuum tube monster of the 1940s.

Faster versions soon followed from Intel, and other companies came out with competing microprocessors, with prices dropping rapidly toward \$100. The *flexibility* of the offerings had enormous appeal. If, for instance, the maker of a washing machine or camera wanted to put a chip in the product, it wasn't necessary to *commission* a special circuit design, await its development, and shoulder the expense of *custom* manufacturing.

An inexpensive, *off-the-shelf* microprocessor, guided in its work by appropriate software, would often suffice. These devices, popularly known as a computer on a chip, quickly spread far and wide.

柔軟性

委任する  
特注品

日用品

# 26E Microprocessor

EX\_106-1/2

EX\_106\_21

## They Started as 8-Bit

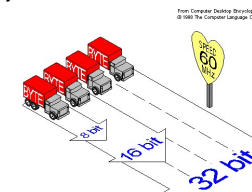
The first microprocessors were created by Texas Instruments, Intel and a Scottish electronics company. Who was really first has been debated. First-generation 8-bit families were Intel's 8080, Zilog's Z80, Motorola's 6800.

## Today's Microprocessors Are 32 and 64-Bit

The 32-bit and 64-bit microprocessors found in most of today's workstations and servers are the x86, PowerPC and SPARC lines. More than 200 million of these chips ship inside general-purpose computers each year.

## Eight-Bit Lives On

For *embedded systems*, newer versions of 8- and 16-bit, first-generation microprocessor families are widely used and *exceed* the desktop computer and server market in volume. Each year, millions of microprocessors and billions of microcontrollers are built into toys, appliances and vehicles. A microcontroller contains a microprocessor, memory, clock and I/O control on a single chip .



組み込みシステム

超過する

27E

## The Speed Limit

*Mega*hertz and *giga*hertz are *analogous* to a highway speed limit. The higher the speed, the faster the *traffic* moves. In a CPU, the higher the clock rate, the quicker data gets *processed*.

$10^6$   $10^9$  類似

交通 処理される

The 8-, 16- and 32 bit *designation* is the CPU's word size and can be thought of as the number of lanes on the highway. The more lanes, the more traffic. The combination of speed and number of paths determines the total processing speed or channel *bandwidth*.

呼称

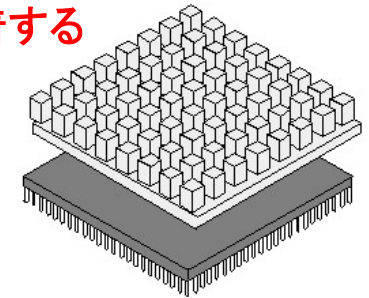
バンド幅

## 28E CPU cooler

A device that draws heat away from a CPU chip and other hot-running chips such as a graphics processor (GPU). The simplest type of cooler is a heat sink, which is a metal cover *glued* to the chip that provides a larger surface area for heat *dissipation*.

接着する

散逸, 消散



Even more effective is a CPU fan because it forces the hot air away from the chip. It is often used *in conjunction with* a heat sink. *Water-cooled* systems and heat pipe coolers provide more *esoteric solutions*. *Refrigeration* systems have also been built to cool down the CPU.

Waterに

水冷

秘伝, 奥義

解決

冷却

## 29E Pentium D

One of Intel's first dual-core 64-bit Pentium CPUs. Introduced in 2005 along with the Pentium Processor Extreme Edition 840, they both share the EM64T 64-bit technology, but the Pentium D does not include Hyper-Threading. The Pentium D's two *execution* cores provide two completely parallel processing streams.

命令実行

The creation of today's chips is a *prodigious* challenge. The design stage alone, mapping out the pathways for a forest of *interconnected* switches, may take months or even years and can be accomplished only with the help of powerful computers. Manufacturing is done in multibillion dollar plants of unearthly *cleanliness*, because a single particle of dust, *boulderlike* in the microworld of transistors, would ruin the circuitry. The tiny electronic *creations* wrought by all this engineering effort are now everywhere, operating behind the scenes in every household device and every mode of *communication*, *transportation*, recreation, and commerce. Most extraordinary of all, the rate of advance shows no signs of *slackening*. Engineers and scientists are *exploring three-dimensional* architectures for circuits, seeking *organic molecules* that may be able to *spontaneously assemble* themselves into transistors and, on the misty edge of possibility, experimenting with mysterious *quantum effects* that might be *harnessed* for computation. Whether we are ready or not, computing power will continue its incredible expansion and change our future in ways yet unimagined.

巨大な  
相互配線

清浄度 巨石  
作られた

通信 輸送  
緩める

探索する 3次元 有機分子  
自発的に 組み立てる  
量子効果 利用する

今日のチップの創作は巨大な挑戦である。設計段階だけでも、相互配線されたスイッチの森の小道の地図作りに数ヶ月から数年間かかり、強力な計算機の助けによってのみ達成される。製造はこの世のものとは思われない清浄な数十億ドルの工場でなされる、なぜならゴミの一粒でもトランジスタのマイクロな世界では巨石のようであり回路を破壊する。この技術的な努力で作られた小さな電子的な創作物はどこにでもあり、あらゆる家庭電化製品、通信、輸送、娯楽、商業の場面の裏側で動作している。

もっとも驚くべきことは進展の割合が緩む兆候がないことである。

技術者と科学者は回路の3次元アーキテクチャを探索し、自発的にトランジスタを組み立てるような有機分子を探し求め、漠然とした可能性の先端部では計算機に使えるかもしれない神秘的な量子効果の実験がなされている。

我々が準備できていようがいまいが、計算機の能力は信じられないほど拡張を続け、想像もできない方法で未来を変えるであろう。

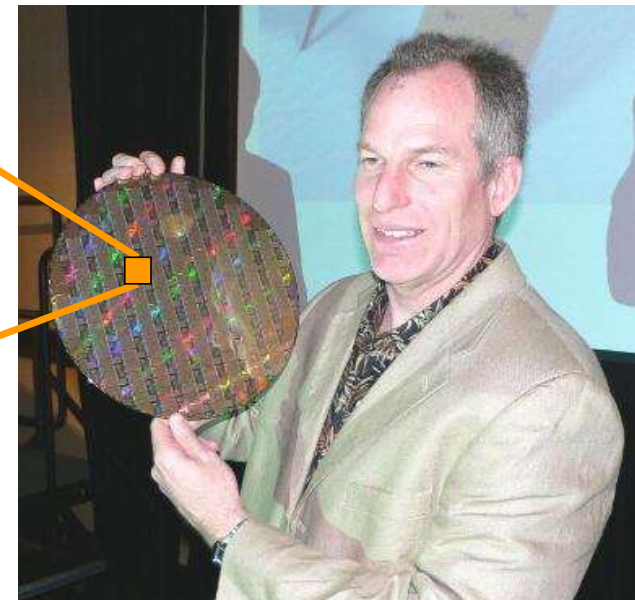
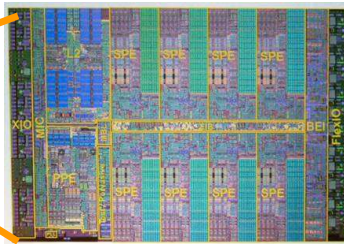


# Playstation(ソニー) PS3

CELLプロセッサの情報処理速度(258GFLOPS)はスーパーコンピュータ並みの性能です (FLOPS = 浮動小数点演算/秒)

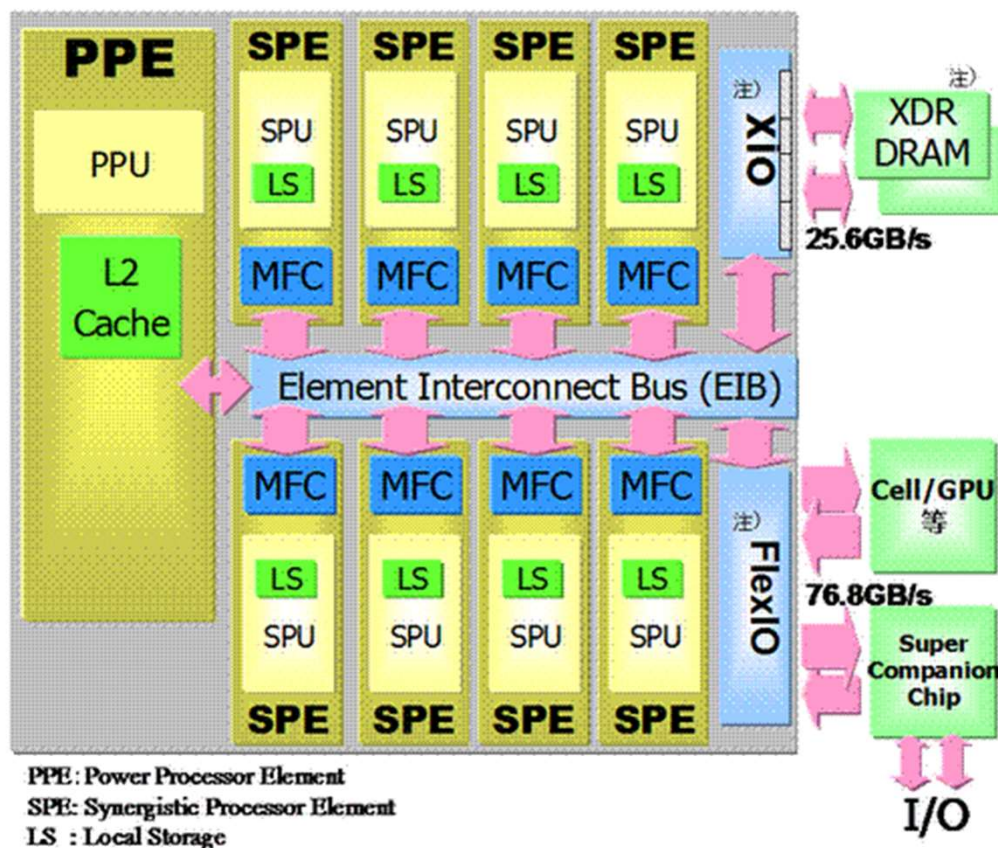


CELLプロセッサという  
情報処理回路チップ  
が入っています



直径300mmのシリコンウエハー

# “Cell, 動作周波数4GHz超でスパコン並” 米IBM/ソニー/東芝が開発



スーパーコンピュータの性能ランキング"TOP500"の2008年6月版の1位は米ロスアラモス国立研究所に納入されたIBMの"Roadrunner".初めて **1P(Peta)FLOP/s** を超えた( $10^{15}$  演算/秒).

Roadrunnerは, **Cellプロセッサ** とx86デュアルコア・プロセッサのOpteronを組み合わせたハイブリッド構造.

2009年11月25日

## 米軍，スーパーコンピューターを 作るためにPS3を2200台発注

アメリカ空軍は，研究用のスーパーコンピューターを製作する目的で，2200台ものPS3本体を購入することが明らかになった。

ニューヨークに位置する空軍の研究施設には，既に336台のPS3本体がコンピューター・クラスターとして設置されている。今回新たに買い付ける2200台のPS3もそのシステムの一部として追加される。

米空軍はPS3のCell Broadband Engineの設計を基にした軍内部専用のソフトウェアを開発中で，特殊なレーダーのイメージ，高度な映像処理，神経形態学的システム，脳をシミュレートするコンピューターなどがクラスターを使ってテストされているということである。

<http://gs.inside-games.jp/news/210/21059.html>



# PLAYSTATION 3



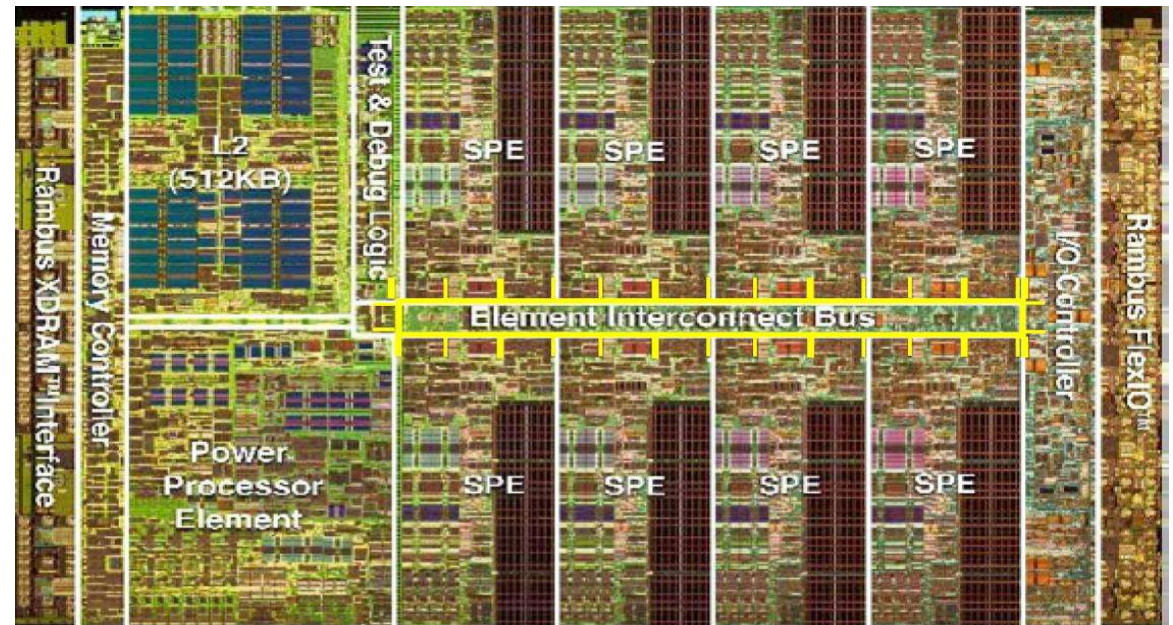
- **CPU**はCell 3.2GHz, 1PPE+8SPE
- **GPU**はRSX Reality Synthesizer 550MHz
- CELLは258GFLOPS/Chip(40000円)
- 開発費は2000億円/2004年～2006年
- 地球シミュレータは64GFLOPS/台X500台並列=40TFLOPS (500億円)
- 90nm SOI-CMOS製造技術
- "65nm世代の技術を使うことで, 90nm世代に比べて, Cellのチップ面積を約40%縮小できる.これによりコストダウンが可能になる.

# Cell(セル)プロセッサ

- 2005年2月, 次世代プロセッサ"Cell"について米国で開催されたISSCC(国際固体素子回路会議)で概要を公表, 試作品が初披露された.
- Cell(セル)はソニー・ソニーコンピュータエンタテインメント・IBM・東芝によって開発されたマイクロプロセッサである.ソニーコンピュータエンタテインメントのコンシューマゲーム機であるプレイステーション3を始め, 高品位テレビやスーパーコンピュータなど様々な製品に搭載することが想定されている.正式名称はCell Broadband Engineである.
- Cell はマルチコアCPUで, **1つのCPUの中に9個のプロセッサコア**をもつ.1個の汎用的なプロセッサコアと, 8個のシンプルなプロセッサコアが組み合わせたヘテロジニアスマルチコア (**Heterogeneous**, 非対称, 異種混合).汎用プロセッサコアは"**PowerPC Processor Element (PPE)**"と呼ばれ, 8個のコアは**Synergistic Processing Element (SPE)**と呼ばれる.オペレーティングシステム(OS)はLinuxなどをサポートする.また, 仮想マシン支援機能が搭載されており複数の仮想マシン上で複数のOSを走らせることができる.

# CELLプロセッサ概要

- PowerPC+8SPE
- 製造技術は90nm SOI-CMOS
- トランジスタ数=2億3400万個
- 動作周波数=4.6GHz
- チップ面積=221mm<sup>2</sup>(12mmx18mm)
- 電源電圧=1.2V
- 開発期間は2004年～2006年
- 開発人員は400人(SONY+IBM+TOSHIBA)



PPEとSPEは両方とも既存のCPUよりもシンプルな構造となっている。

PowerPC G5やPentium4, Athlon64など高度なアウト・オブ・オーダー実行機能や分岐予測機構を持つCPUと異なり, 命令を並び替えたりするような複雑なスケジューリング機構を搭載しないことでコアを小さくし, 高クロック化を実現している.そのため, 複雑な条件分岐を伴う整数演算能力は最近のパソコン用CPUに比べ劣るが, 強力で高度に並列化された演算機能をそなえ, 物理演算やシミュレーション, 動画, 音声処理などにおいては, 複数のコアを並列に動作させることによって, Cellの性能を発揮させることができる.

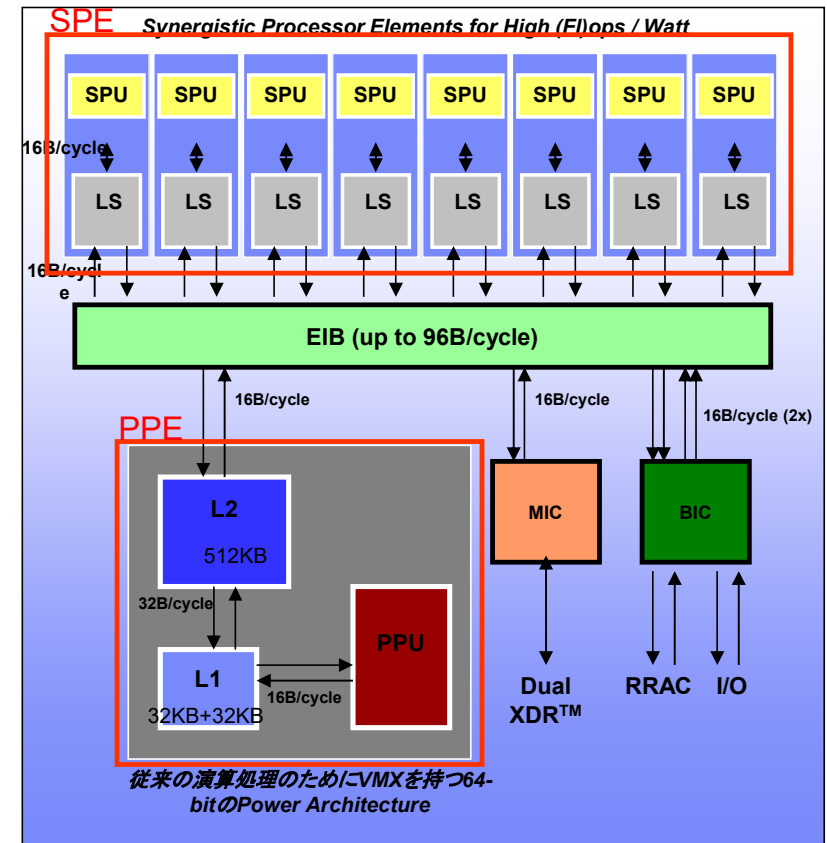
# PPE/SPE

PPE は**64bit POWER アーキテクチャ**であり、命令セットはPowerPC G5互換ではあるが、既存のPowerPC系 CPU と異なる内部構造(Xbox 360のPowerPCコアに似ている)をもつ新設計のコアである。**2スレッドを同時に実行**することが可能で、スレッドの切り換えが速い事から、OSの駆動などを受け持つ.PPEの浮動小数点演算性能はIBMの示したシミュレーションの例では、PPE( 2.4GHz)がPentium4 (3.2GHz)の20%程度のパフォーマンスしか出ておらず、浮動小数点演算は得意ではないと言え、通常はSPE などへのリソースマネージメントを行う。

SPE は SIMD系のアーキテクチャ( 32bit 8way SIMD)で、**単精度浮動小数点演算を4スロット同時に処理**することができる。128ビット長128個のレジスタを持ち、ソフトウェアパイプラインなど処理の最適化を可能とする。また**256Kバイトのローカルストア(LS)と呼ばれる専用RAM**を持っており、そこにプログラムとデータを格納して実行する。IBMの示した物理挙動シミュレーションとレンダリングの例では、3.2GHzのPentium4と2.1GHzのSPE1個で1.5倍、8個で12倍の性能差を記録した。SPEはMFCと呼ばれる制御ユニットに専用のDMAコントローラを持つ。XDR DRAMメモリとLS間の転送を行い、これによりSPEは多量のデータを高速に処理する**ストリーム処理**を可能とする。

# CELLプロセッサの構成

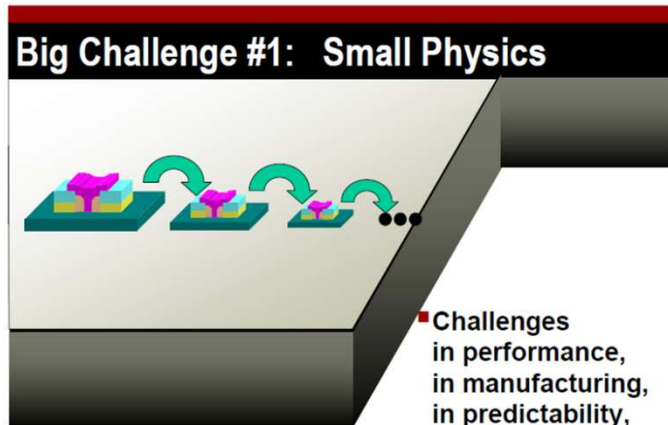
- Power Processor Element (*PPE*)
  - PowerコアはOS及び制御集中タスクを処理
  - 2-wayマルチスレッド
- Synergistic Processor Element (*SPE*)
  - 8つのSPEが高性能な演算機能を提供
  - Dual issue のRISCアーキテクチャ
  - 128bit のSIMD型(16-way)
  - 128 x 128bit General Registers
  - 256KB Local Store
  - 専用DMA engines





# "Cell, 動作周波数4GHz超でスパコン並", 米IBM/ソニー/東芝

- 米IBM, 東芝, ソニー, ソニー・コンピュータエンタテインメント(SCEI)が, 共同開発している次世代コンピュータ/デジタル家電向けマイクロプロセッサ"Cell"(開発コード名)の仕様などを, 米国と日本でそれぞれ現地時間11月29日に発表した.4社は, 2005年2月6~10日にカリフォルニア州サンフランシスコで開催される国際固体素子回路会議(ISSCC)で, 詳しい技術情報を解説する4件の論文を発表する予定.
- Cellは, **IBM社の64ビットPowerプロセッサ・コアをベースとする新型プロセッサ**.IBM社, 東芝, ソニーが2001年に開発計画を発表し, テキサス州オースチンに設立した共同研究所で設計/開発を進めている.コアを複数内蔵し, 浮動小数点演算の処理性能が高いという.
- 知的財産保護を目的とするセキュリティ・ハードウェア・システムを内蔵
- **ゲート長46nmのトランジスタSOI技術は部分空乏型で, 張り合わせ, もしくはSIMOXウエーハを使う.ひずみSi技術は"Dual Stress Liner"と呼ぶプロセス起因のひずみを利用する.DSLの詳細に関しては2004年12月に開かれた"2004 International Electron Devices Meeting(IEDM)"で発表した.**
- **ゲート長は46nm, ゲート絶縁膜にはSiONを使っており, SiO<sub>2</sub>換算膜厚は1.05nm.ロジック回路では二つのしきい電圧を使い分ける.配線は低誘電率(low-k)膜としてCVDで形成するSiOCを使った8層Cu配線である.**
- 省電力を実現するため, 正確に動作周波数を制御する機能を搭載
- IBM社は, 同プロセッサの試験生産をニューヨーク州イーストフィッシュキルの300mmウエーハ対応半導体製造工場に2005年前半に開始する.同プロセッサ・ベースの最初のIBM社 同プロセッサを搭載するそのほかの製品は, 2006年にソニーは同プロセッサでゲーム機"PlayStation"の次世代製品を開発し, 実際に動作する試作機を2005年5月に公開するという.米IBM, 東芝, ソニー, ソニー・コンピュータエンタテインメント(SCEI)が試作プロセッサの**動作周波数は4GHz以上で, "浮動小数点演算の速度はスーパーコンピュータ並"(4社)という.256GFLOPs**
- チップ・サイズは221平方mm, **搭載コア数は8個, 2億3400万個のトランジスタを集積した.**動作周波数は最高で4GHzを超え, "最新のパソコン用プロセッサに比べ, 多くの用途で10倍高速な動作が可能"(4社).
- さまざまなOSに対応しており, Linuxなど従来タイプのOSのほか, ゲーム機や家電向けのリアルタイムOSも利用できる.仮想マシン環境を構築してゲストOSを動作させれば, 複数OSの同時実行も可能.
- その後2005年中に, ソニー・グループが長崎工場に生産を始める.4社は同プロセッサを"デジタル・テレビやホーム・サーバー, スーパーコンピュータまで, さまざまな用途に提供する"としている.
- そのほかの製品は, 2006年に, ソニーがブロードバンド・コンテンツ用ホーム・サーバーと高精細テレビ(HDTV)システムを, 東芝がHDTVなどを利用可能とする(IBM社の発表資料).
- また米Rambusは同日, CellプロセッサがRambus社のメモリー・インタフェース技術"Rambus XDR"とバス技術"FlexIO"(開発コード名は"[Redwood](#)")を採用したことを明らかにした.
- Rambus XDRは3.2G~8.0GHzの転送速度を実現可能な技術.FlexIOの転送速度は最大6.4GHzあり, 現行の最も高速なプロセッサ用バスに比べ4倍以上の帯域幅があるという."両技術により, CellプロセッサのI/O帯域幅は約100Gバイト/秒になった"(Rambus社).Cell用インタフェースの詳細は2月9日にISSCCで発表する.
- 試作Cellプロセッサの**動作周波数は4.6GHz, 演算速度は256ギガFLOPs, 内蔵メモリーサイズは2.5Mバイト**という.

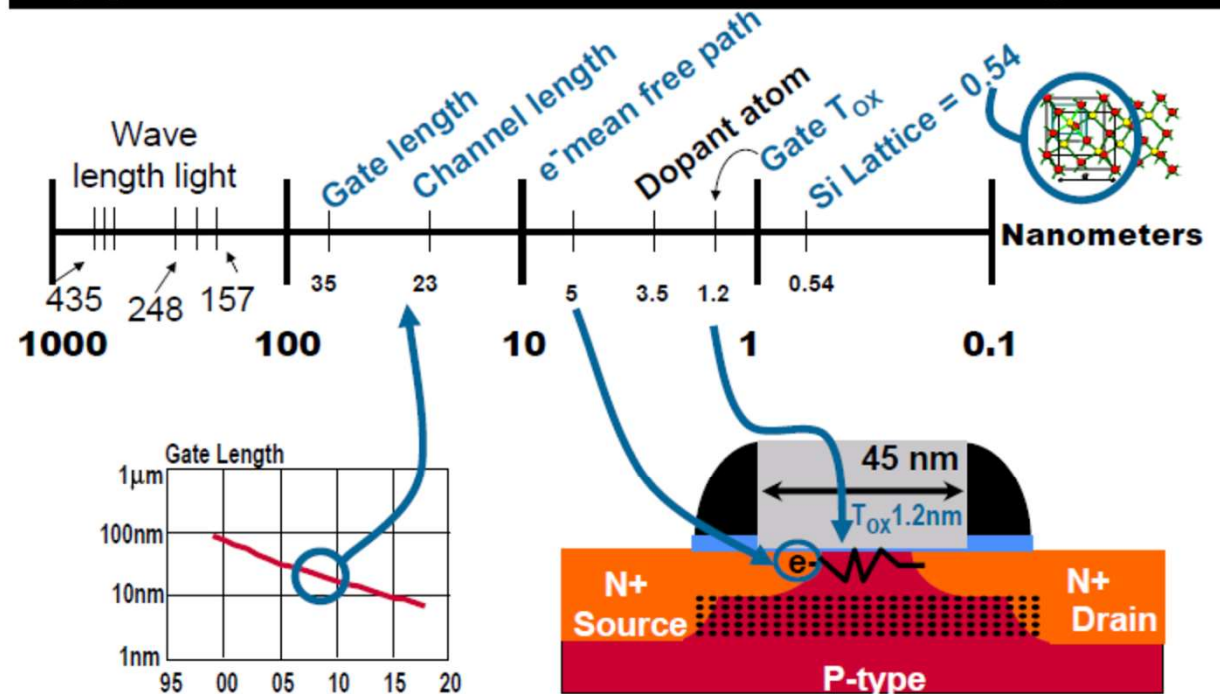


**Big Challenge #1: Small Physics**

Challenges in performance, in manufacturing, in predictability, in cost...

© R.A. Rutenbar 2007 Slide 8

**Approach Atomic Scale → Challenges**



[Source: Scott Thompson, U Florida]

© R.A. Rutenbar 2007 Slide 9

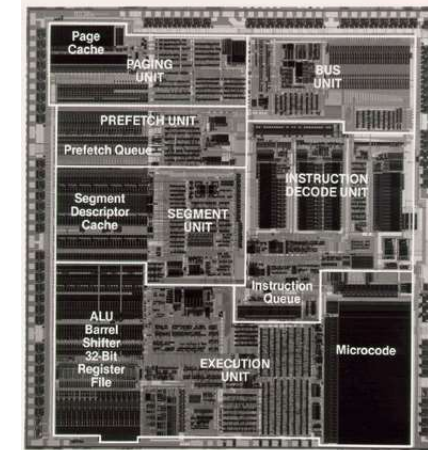
## 31E The 386 Microprocessor

No technology is more incredible than the microprocessor. Every second, trillions of switch openings and closings occur all within a thousandth of an inch below the surface. The older 386 chip is shown here because it contains a mere 275,000 transistors, and you can see some slight detail. Contemporary chips contain hundreds of millions of transistors, which at this magnification would show up only as a sea of gray. (Image courtesy of Intel Corporation.)

EX\_106-3

From Computer Desktop Encyclopedia  
Reproduced with permission.  
© 2001 Intel Corporation

EX\_106\_21



## 32E Gordon E. Moore

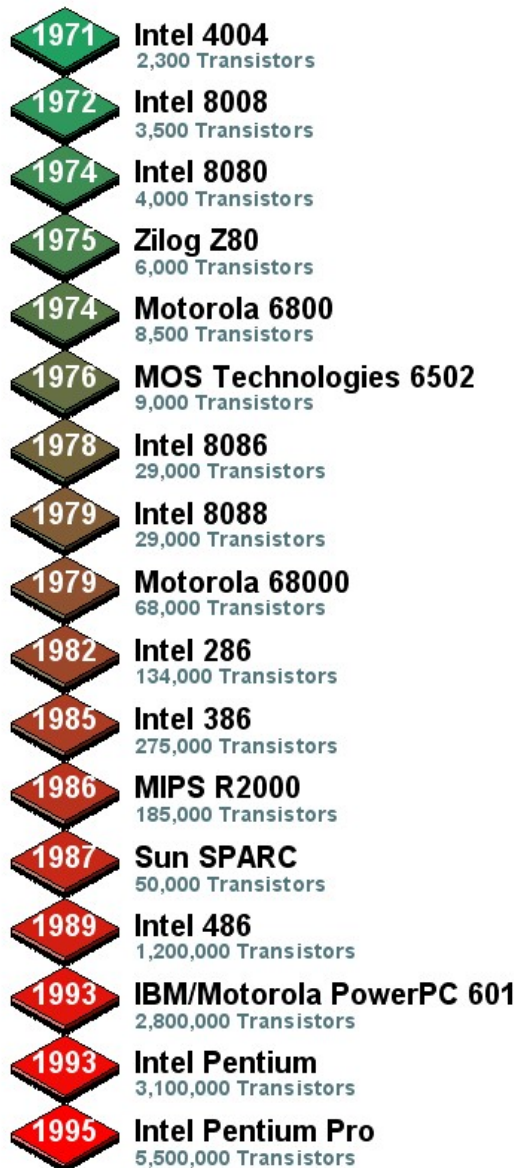
The integrated circuit completely changed the *economics* of electronics. Initially we looked forward to the time when an individual transistor might sell for a dollar. Today that dollar can buy tens of millions of transistors as part of a complex circuit. This *cost reduction* has made the technology *ubiquitous*—nearly any application that processes information today can be done most economically electronically. 経済 原価低減 偏在する

No other technology that I can identify has undergone such a dramatic decrease in cost, let alone the improved performance that comes from making things smaller and smaller. The technology has advanced so fast that I am amazed we can design and manufacture the products in common use today.

It is a classic case of lifting ourselves up by our *bootstraps*—only with today's increasingly powerful computers can we design tomorrow's chips. 加速装置

# microprocessor

- **Twenty Five Years of Evolution**
- In 25 years, the number of transistors on a microprocessor chip grew from a couple of thousand to more than five million.



## Intel Pentium

Pentium MMX(DSPなしでマルチメディア処理)

Pentium II 2次キャッシュ内臓

Pentium III ストリーミングSIMD演算

Pentium 4 コマンドをデコードするフロントエンドと命令実行するバックエンドを分離してスカラー型プロセッサの欠点を解消した  
ハイエンドは64bit

マルチCPU化へ Core Duo→4コア→80コア

高性能から並列化, 低消費電力へ

# IntelのPentium microprocessor

- 1993年 インテル社 Intelペンティアムを開発 インテル社の最初のペンティアム(PENTIUM)が開発され, 310万個のトランジスタを集積して, クロック速度60MHzと66MHzがありました.
- 1994年 インテル社 Intel2次のペンティアムを開発 2次のペンティアム(Pentium)が開発され, 320万個のトランジスタを集積して, クロック速度75MHzから, 450万個のトランジスタ搭載233MHzまでがありました.
- 1997年 インテル社 IntelペンティアムIIを開発 (Pentium II)が開発され, それは750万個のトランジスタを集積して, クロック速度233MHzから450MHzまでがありました.
- 1999年 インテル社 IntelペンティアムIIIを開発 (Pentium III)が開発され, それは950万のトランジスタを集積して, クロック速度500MHzから, 2000年には2800万個のトランジスタを集積したクロック速度1GHzのものまでがありました.
- 2000年 インテル社 Intelペンティアム4を開発 (Pentium 4)が開発され, それは4200万個のトランジスタを集積して, クロック速度1.4GHzからありました

## 33E Microprocessors

Price dropped with size. In the early 1950s a transistor about as big as an *eraser* cost several dollars. By the mid-1970s, when transistors were approaching the size of a bacterium, they cost mere *hundredths of a cent* apiece. By the late 1990s the price of a single transistor was less than a *hundred-thousandth of a cent* - sometimes far less, mere billionths of a cent, depending on the type of chip.

消しゴム

1/100 セント

1/1000

Today's transistors come in a variety of designs and materials and are arrayed in circuits of many degrees of *complexity*. Some chips provide electronic memory, *storing* and *retrieving* binary data. Others are designed to execute particular tasks with maximum efficiency—*manipulating* audio signals or graphic images, for instance. Still others are *general-purpose* devices called microprocessors. Instead of being *tailored* for one job, they do whatever computational work is assigned to them by software instructions.

複雑性 蓄積 取り出し

操作する

汎用

誂える

# Graphics Processing Unit

- GPU(Graphics Processing Unit)又はVPU(Visual Processing Unit)とは, ジオメトリエンジンなどのハードウェアによる演算能力を備えているグラフィックスプロセッサを指す.
- GPUは, NVIDIA Corporation ([nVIDIA](#)), VPUは ATI Technologies Inc. によってそれぞれ命名された.
- ジオメトリエンジン(*Geometri engine*)とは, 3DCGにおける座標変換を専門的に行うソフトウェア又はハードウェアの事である.

物体を3DCGで表現する際, 頂点座標などのデータを基にコンピュータ内に作られた仮想的な三次元の空間へ作り出されるが, 最終的にはスクリーン(モニタ)へ描画する必要があり, そのスクリーンは平面(二次元)であるため, **三次元から二次元への座標変換(ジオメトリ処理)**を行う必要がある. こういった変換は膨大な浮動小数点の演算が必要な為, CPUにも負荷がかかる. その処理を専用に行うソフトウェア又はハードウェアである.

# Exercise: EX\_106

EX\_106-1 : 23E~30EJを読んで和文または英文でMPU進化の概容をまとめてください

EX\_106-2 : 23E~30EJを読んで理解の難しかった英文を2つ挙げてそのまま書いて(コピペ)ください。

EX\_106-3 : 31E~33Eを読んで和文または英文で概容をまとめてください

- 注1:自動和訳(翻訳)サイトを使ってもいいですが、その前に必ず英文を通読してください。
- 注2:英文で提出の場合は事前に自動翻訳サイトで、エラーチェックをかけてください。
- 提出はClass Web “レポート” にて木曜まで
- 毎回のレポートは、最低A4 1ページ以上は書いてください。余白には、今回の授業の内容、資料についての感想や要望を記入してください。



# Memo

予習: 次回の資料に必ず目を通しておいてください。

フォローアップURL (Revised)

<http://mikami.a.la9.jp/meiji/MEIJI.htm>

担当講師

三上廉司(みかみれんじ)

Renji\_Mikami(at\_mark)nifty.com

mikami(at\_mark)meiji.ac.jp (Alternative)

[http://mikami.a.la9.jp/\\_edu.htm](http://mikami.a.la9.jp/_edu.htm)

