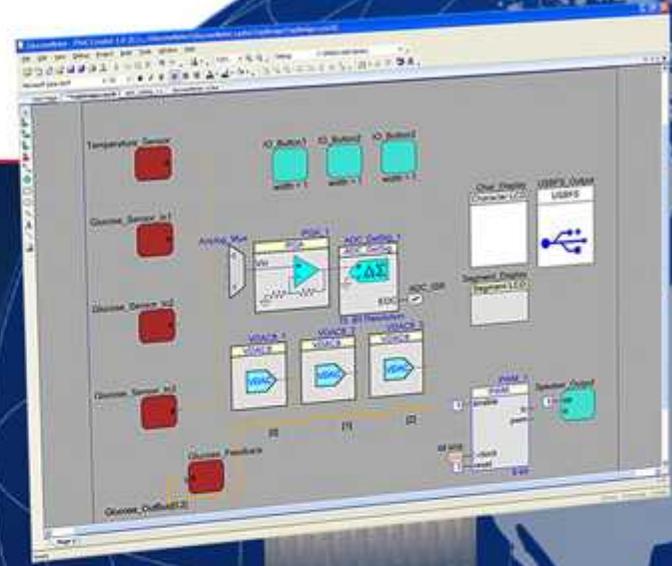




PSoC3/5の概要

PSoC 3/5 Overview for PSoC Experiment Lab

Overview for Experiment Course
Material 1 V1.00
April 30th. 2012
EM35_1.PPT (56 Slides)



Renji Mikami
Renji_Mikami@nifty.com

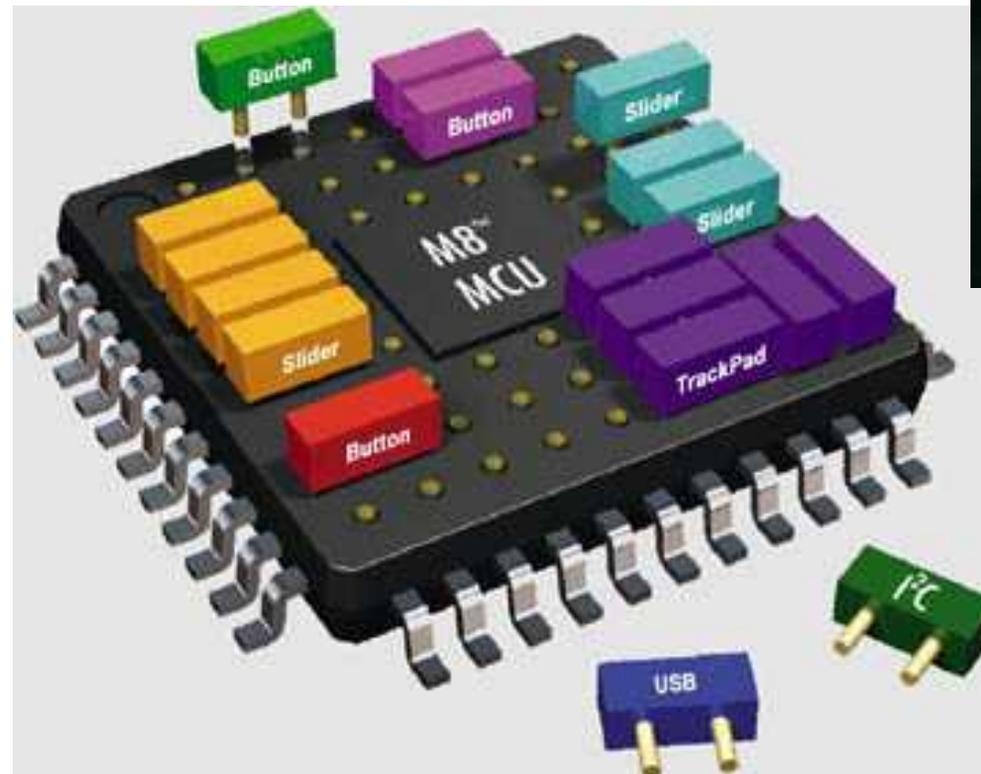
ミックスト・シグナル・システムLSI-PSoC

MCUのプログラムで、 デジタルやアナログのハードウェアを 自由に変更できるシステムLSI

- マイコンを動かしながらハードウェアを変えることができます。回路はすべてチップの中に入っています。
- PSoC1 - 2002年発表,2003年から出荷開始
- PSoC3/5 新シリーズ
- PSoC3 - 8051 8bit/ PSoC5 - Cortex-M3 32bit

PSoC プログラマブルミックストシグナルLSI

Integrate Buttons, Touch Pads, Sliders and Proximity Sensing

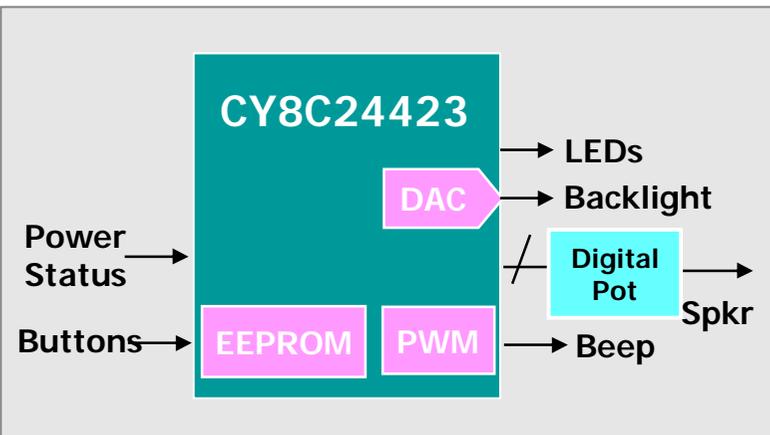


MPU: PSoC1(M8) PSoC3(8051) PSoC5(ARM® Cortex™-M3)

ニンテンドー Game Boy Micro

• Product Specifications

- Height: 2"
- Width: 4"
- Depth: 0.7"
- Weight: 2.8 ounces
- Memory (RAM): 32kB, 256kB external
- CPU: 32-bit RISC (16.78MHz)
- Screen: 2" diagonal TFT LCD
- Resolution: 240 x 160 pixels
- Colors: 512 out of 32,000 max
- Power: Li-Ion Rechargeable Battery
- Battery Life: 10 hours

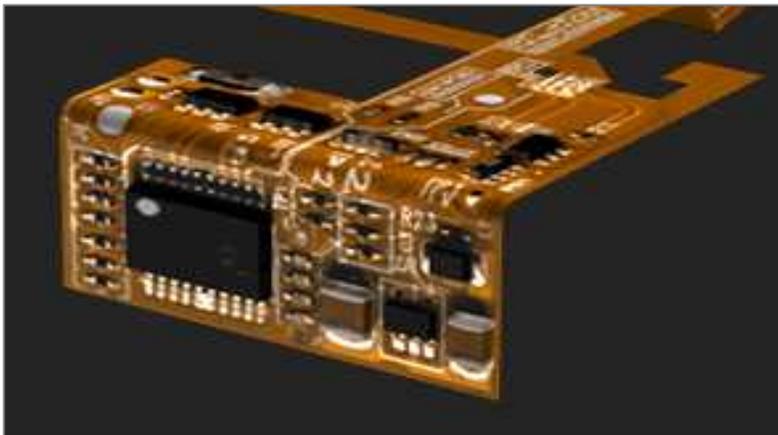


PSoC1 機能

- DAC Controls Backlight
- Volume Control
- Drives LEDs
- PWM drives audible "Beep"
- EEPROM stores Luminance & Volume

Adidas インテリジェント パフォーマンス - PSoC

- **Product Specifications**
- Magnetic Sensor in the heel
- Compression is measured 1000/sec
- Measures running speed and terrain
- Integrated Motor with closed loop control
- Adjusts spring & cushion
- Adapts to each individual runner's needs
- PSoC module provides 153% more torque
- *Unparalleled running performance*
- *The world's smartest running shoe*



PSOC1 機能

- Interface to magnetic sensor
- Calculate compression & speed
- Closed loop motor control
- Torque and speed control

Pentax Optio A10

Image Stabilization by PSoC

- **Product Specifications**
- The A10 is the 'flagship model' of Pentax's new Optio line of DSCs
- Retail price - \$350
- 8 Megapixel CCD
- Shake Reduction (SR) system
- **(powered by PSoC)**
- Compact size (88.5 x 54.5 x 23mm)
- Lightweight (125 g)
- 2.5 inch LCD monitor
- USB 2.0 compatible
- 24MB built-in memory



PSoC1 機能

X48 Gain on 2 Gyro inputs

Low Pass Filter

8-bit, 10Ksps A/D on 2 channels

Drives motor with 32KHz PWM Signal

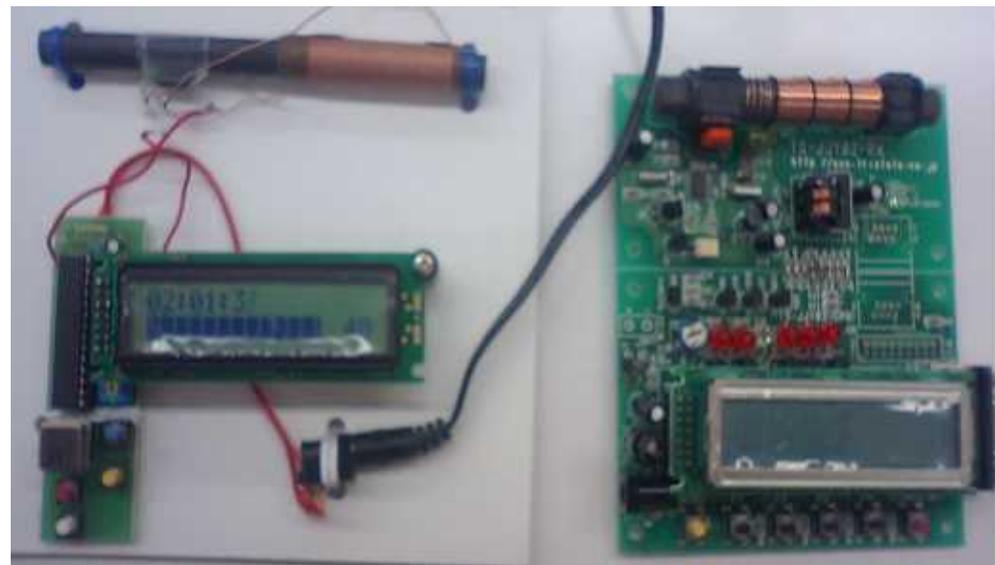
大学や教育機関での活用

慶応大学 生体情報システム

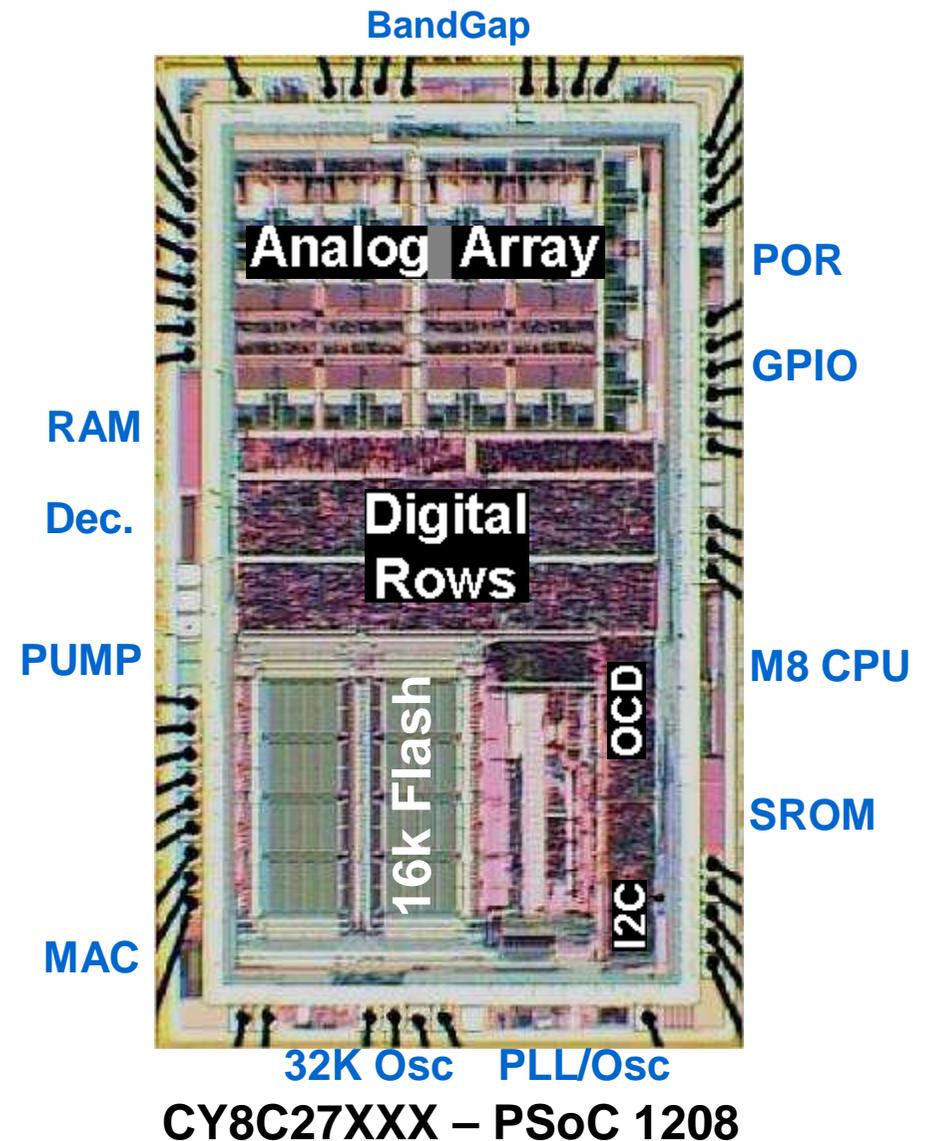
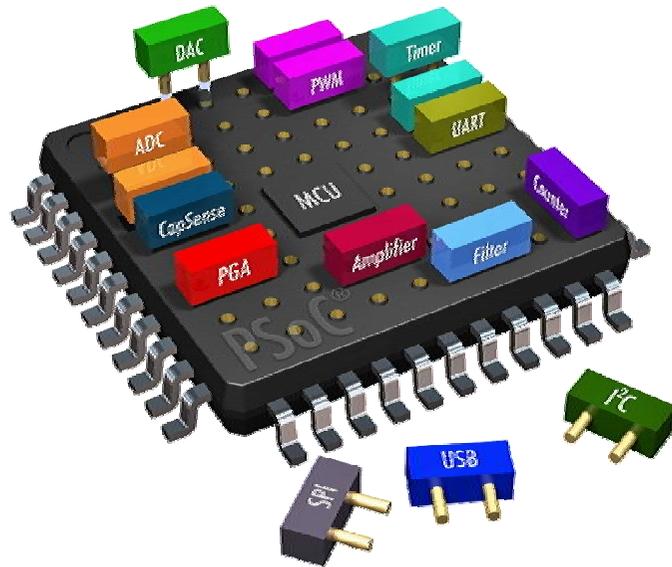


Keio Univ. Brainwave Control System using PSoC1.
Second Life brain control demo.
Head gear catch brainwaves, process data and control PC.
System transforms “THINKING” to “ACTION” in virtual world.
Advanced HID by PSoC.

- PSoCによるキット(左) 従来型の製作キット(右)
- PSoC電波時計は日本電子専門学校で開発, 同校の体験入学で製作実習に使用
- 同等のキットでPSoC1電波時計組み立て教室(中学生対象)をアルプスあずみの公園にて開催(*)

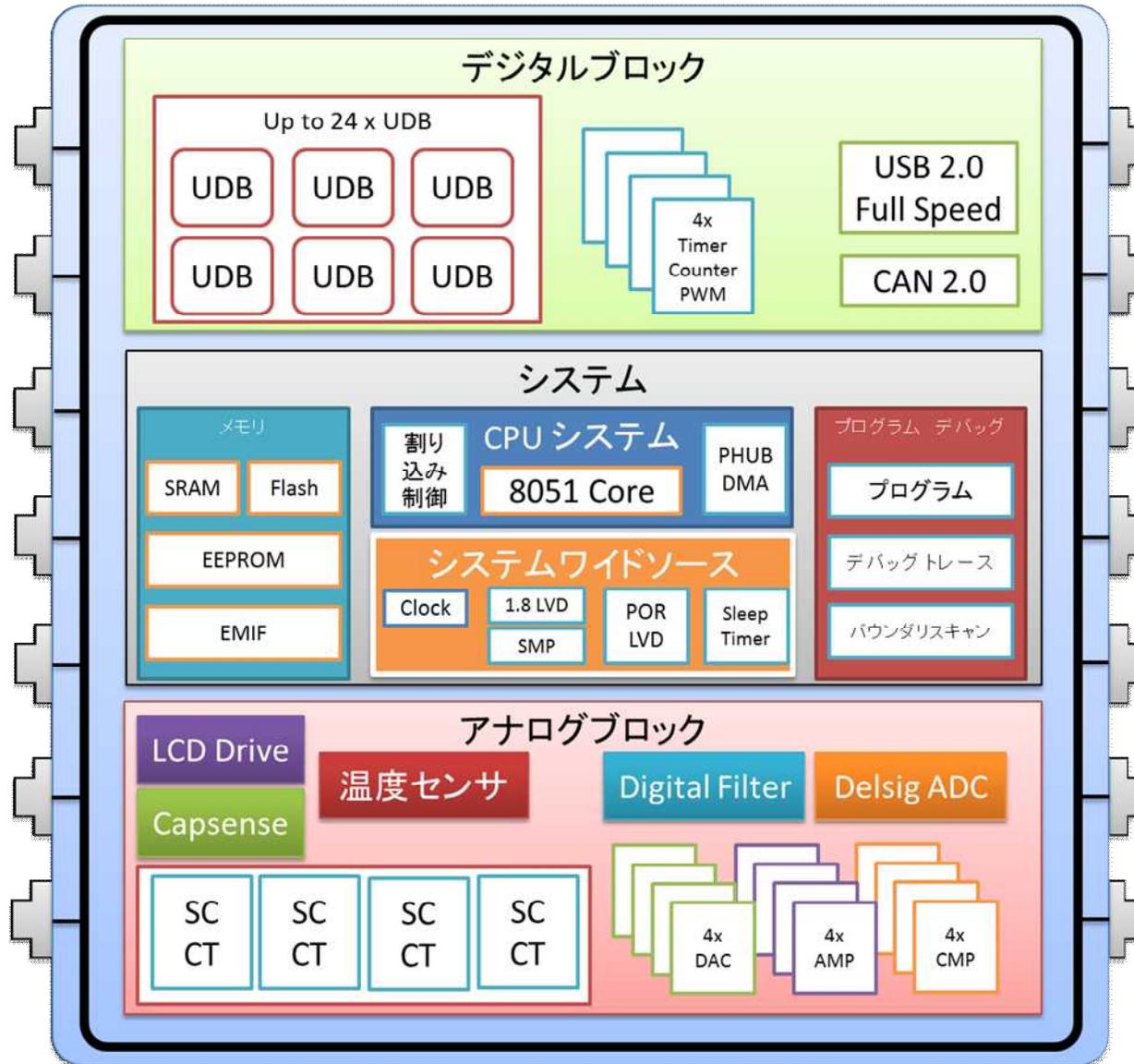


PSoC 1 アナログ・デジタルブロックアレイ



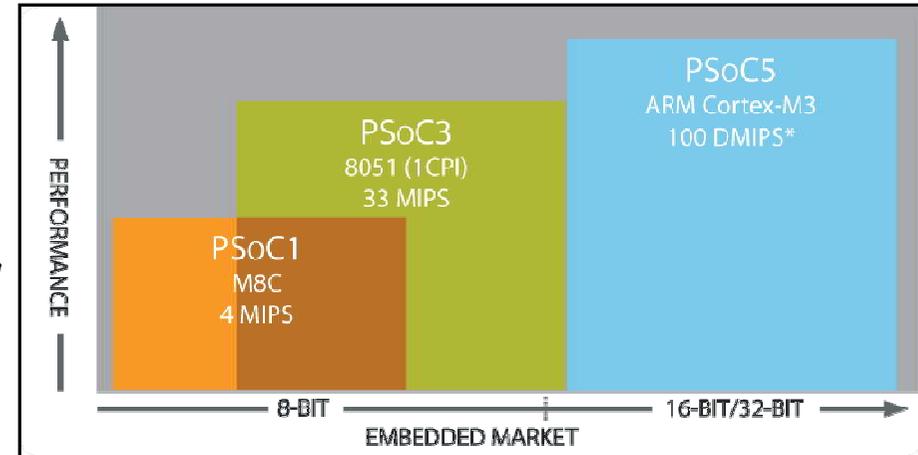
CY8C27XXX – PSOC 1208

PSoC3の内部構成(PSoC5はCortex-M3 MPU)

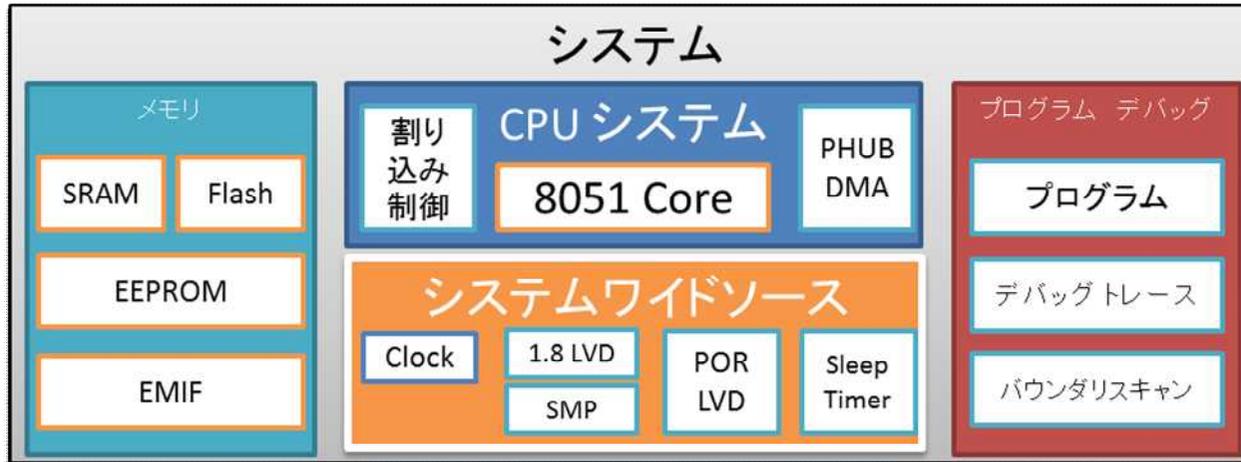


PSoC 1/3/5 3つのアーキテクチャ

- PSoC 1 – コスト重視の8ビット M8C CPUサブシステムを搭載し、高性能、プログラマビリティ、および柔軟性を提供
- PSoC 3 – 単一サイクルパイプライン方式の8ビット8051と、比類のないアナログとデジタル部品の集積化を実現する再構成可能な高性能デジタル・アナログシステムを提供
- PSoC 5 –大容量フラッシュおよびSRAMを搭載すると同時に、外部メモリアクセス機能の提供、ならびにRTOSのサポートにより、さらなる大規模で複雑なアプリケーションに対応可能な32-ビット 80 MHz ARM Cortex-M3 CPUを搭載。

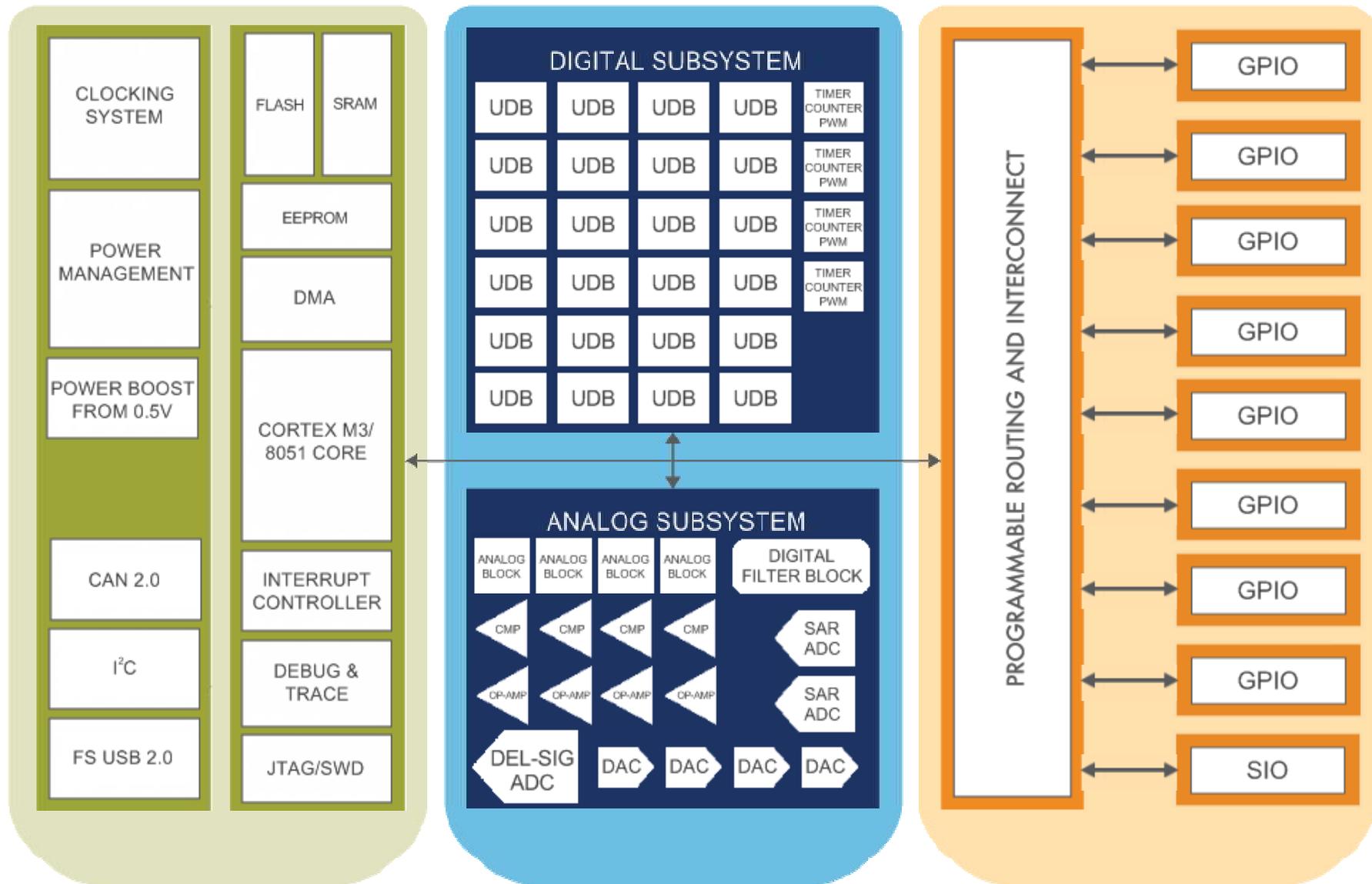


High-Performance CPU Subsystem

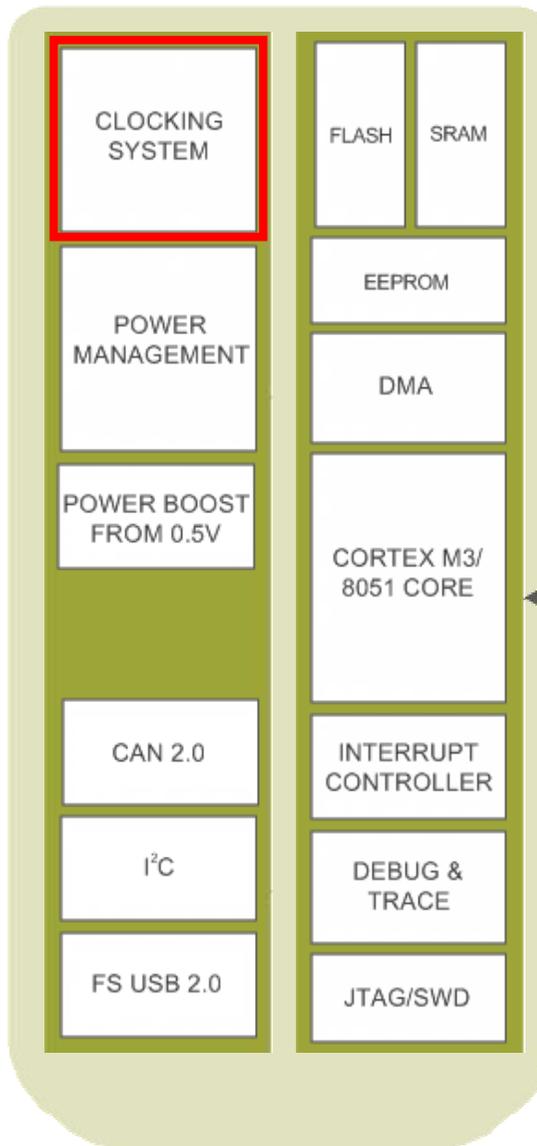


- 高性能コア
 - PSoC5 ARM® Cortex™-M3 (80 MHz / 100 DMIPS)
 - PSoC3 8051 (67 MHz / 33 MIPS)
- 24-Channel DMA (CPUなしでデータ転送が可能)
- 全てのデバイスで On-Chip Debug / Trace
- JTAG, SWD, SWV Debug
- Integrated CAN & FS USB 2.0

PSoC 3 / PSoC 5 プラットフォーム アーキテクチャ



CPU サブシステム



クロックシステム

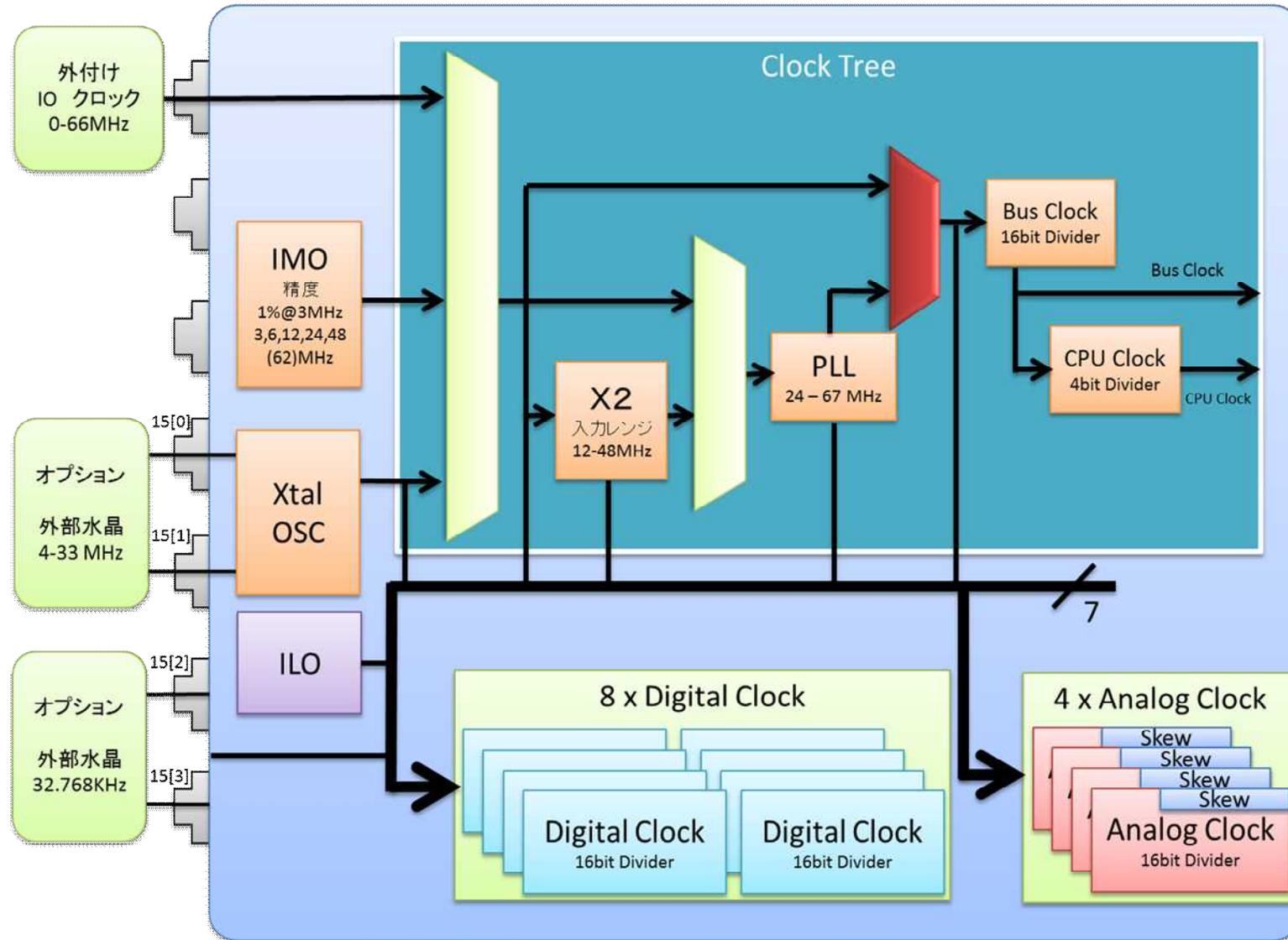
Many Clock Sources

- IMO (内部メインオシレータ)
- 外部オシレータ入力
- クロック2逓倍出力(クロックダブラー)
- ILO (内部低速クロック)
- 外部32KHzクリスタル入力に対応
- USB対応 48MHz
- PLL 出力

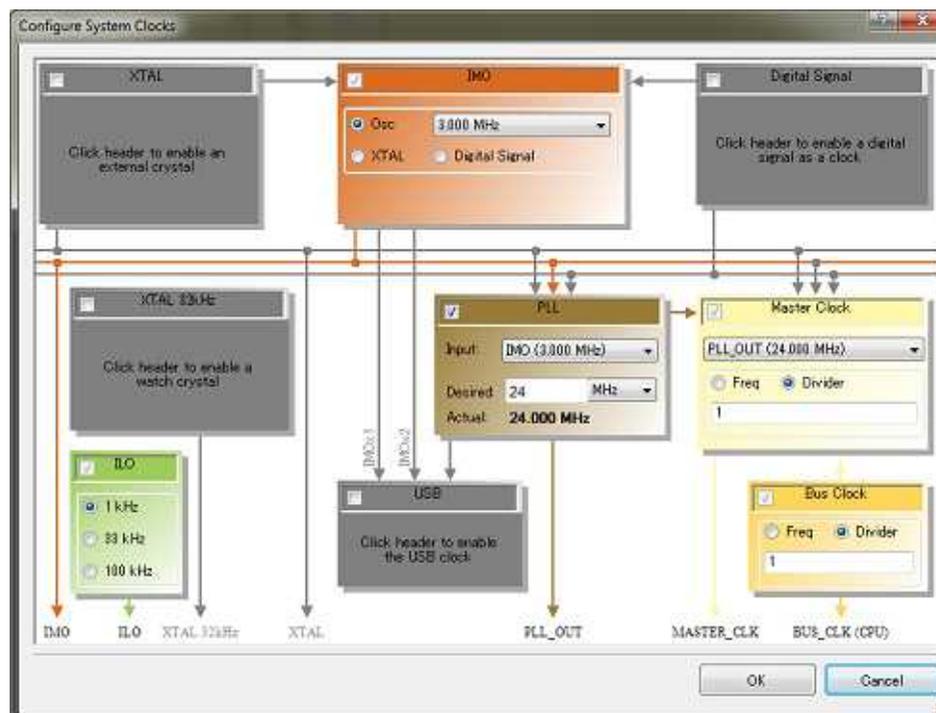
16-bit クロック分周器

- 最大8本のデジタル用クロック分周器
- 最大4本のアナログ用クロック分周器
- コンフィグレーションウィザードに対応

PSoC3/5のクロック

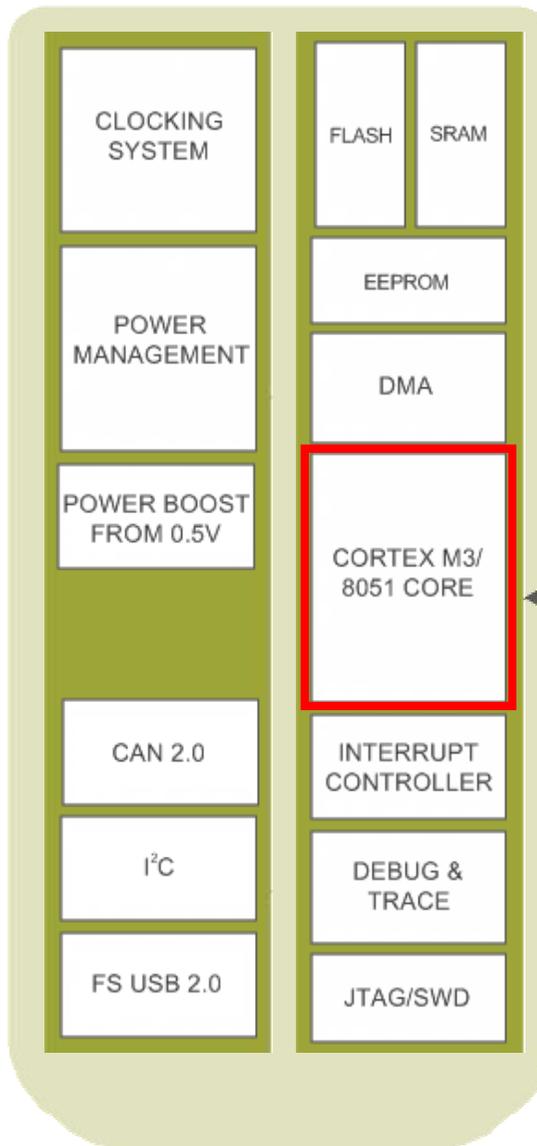


システムクロック セットアップ画面



Type	Name	Domain	Desired Frequency	Nominal Frequency	Accuracy (%)	Tolerance (%)	Divider	Start on Reset	Source Clock
System	Digital_Signal	DIGITAL	? MHz	? MHz	±0	-	0	<input type="checkbox"/>	
System	ILO	DIGITAL	? MHz	1.000 kHz	±20	-	0	<input checked="" type="checkbox"/>	
System	XTAL_32KHZ	DIGITAL	32.768 kHz	32.768 kHz	±0.000999999974737875	-	0	<input checked="" type="checkbox"/>	
System	IM0	DIGITAL	? MHz	24.000 MHz	±4	-	0	<input checked="" type="checkbox"/>	
System	XTAL	DIGITAL	33.000 MHz	33.000 MHz	±0.000999999974737875	-	0	<input checked="" type="checkbox"/>	
System	USB_CLK	DIGITAL	48.000 MHz	48.000 MHz	±4	-	1	<input checked="" type="checkbox"/>	IM0x2
System	BUS_CLK	DIGITAL	? MHz	66.857 MHz	±4	-	1	<input checked="" type="checkbox"/>	MASTER_CLK
System	MASTER_CLK	DIGITAL	? MHz	66.857 MHz	±4	-	1	<input checked="" type="checkbox"/>	PLL_OUT
System	PLL_OUT	DIGITAL	67.000 MHz	66.857 MHz	±4	-	0	<input checked="" type="checkbox"/>	IM0
Local	Clock_1	DIGITAL	24.000 MHz	24.000 MHz	±4	±5	1	<input checked="" type="checkbox"/>	Auto: IM0

CPU サブシステム



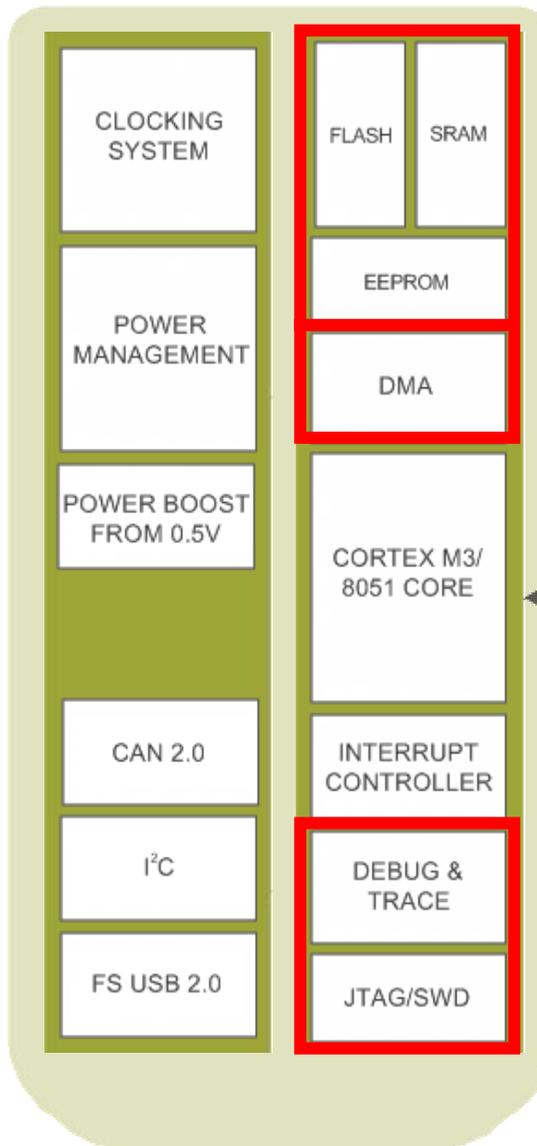
ARM Cortex-M3

- 業界スタンダード組み込みCPU
- 幅広いミドルウェアとアプリケーションサポート
- 最大80 MHz; 100 DMIPS
- ARMv7 アーキテクチャ:
 - Thumb-2 命令セット
 - 16・32-bit インストラクション
 - 32-bit ALU ハードウェア乗算除算機
- 3段パイプラインのハーバード・アーキテクチャをベース

8051

- 幅広いレガシーコードとアプリケーションに対応
- 最大67 MHz; 33 MIPS

CPU サブシステム



高性能メモリアーキテクチャ

- ECC対応、フラッシュメモリ
- High ratio of SRAM to flash
- EEPROM

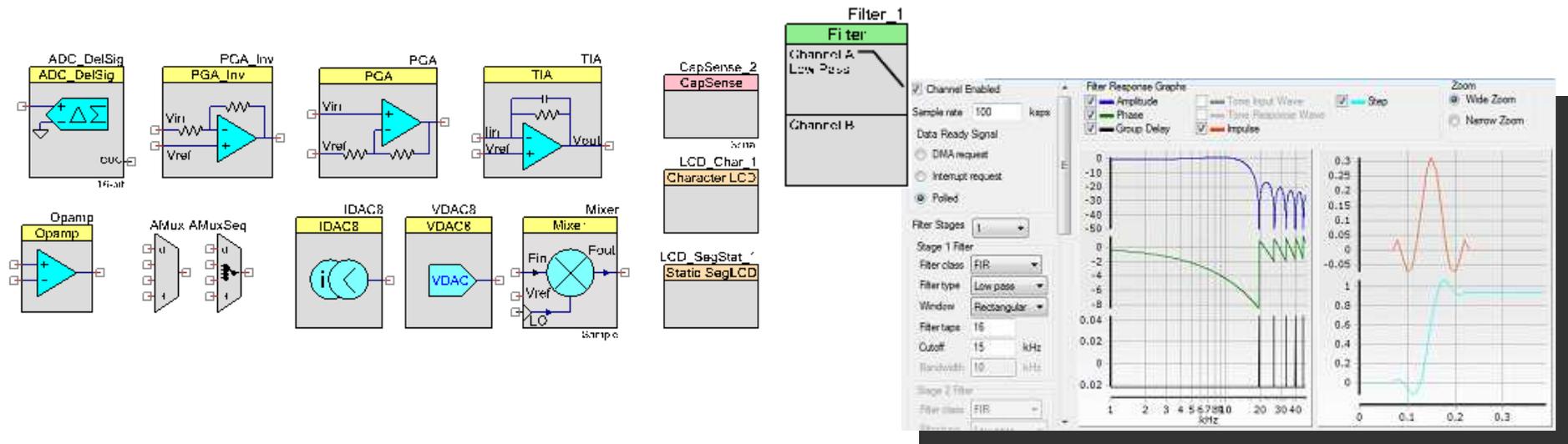
強力なDMAエンジン

- 24チャンネルDMA
- すべてのデジタル・アナログブロックペリフェラルに対応
- 同時にCPU・DMAからSRAMに個別にアクセス可能

オンチップデバグ対応

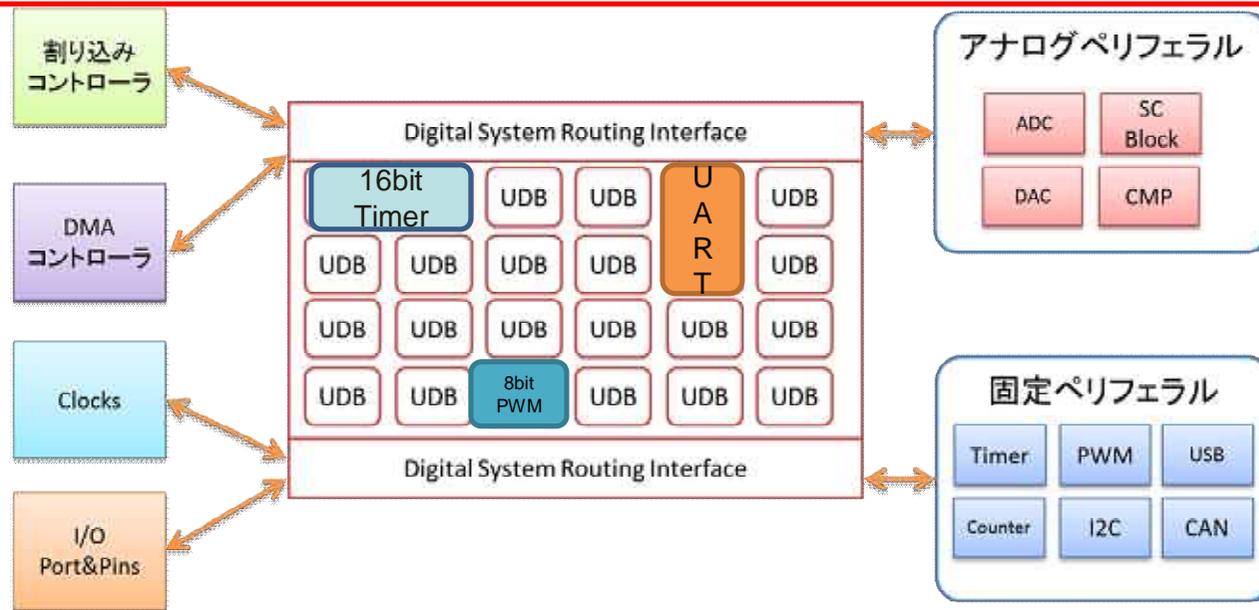
- 業界標準のJTAG/SWD (Serial Wire Debug)
- オンチップトレース
- ICE (In Circuit Emulator)は不要

高精度、プログラマブルアナログ



- 高精度、柔軟、プログラマブルなアナログ
- 全てのI/Oをアナログに使用可能
- LCD 信号の駆動を全てのIOで実行可能
- CapSense (タッチセンサ)を全てのIOに実装可能
- DSPのように使えるデジタルフィルタ
- 2チャンネルフィルタ
- チャンネルごとに最大4 カスケード

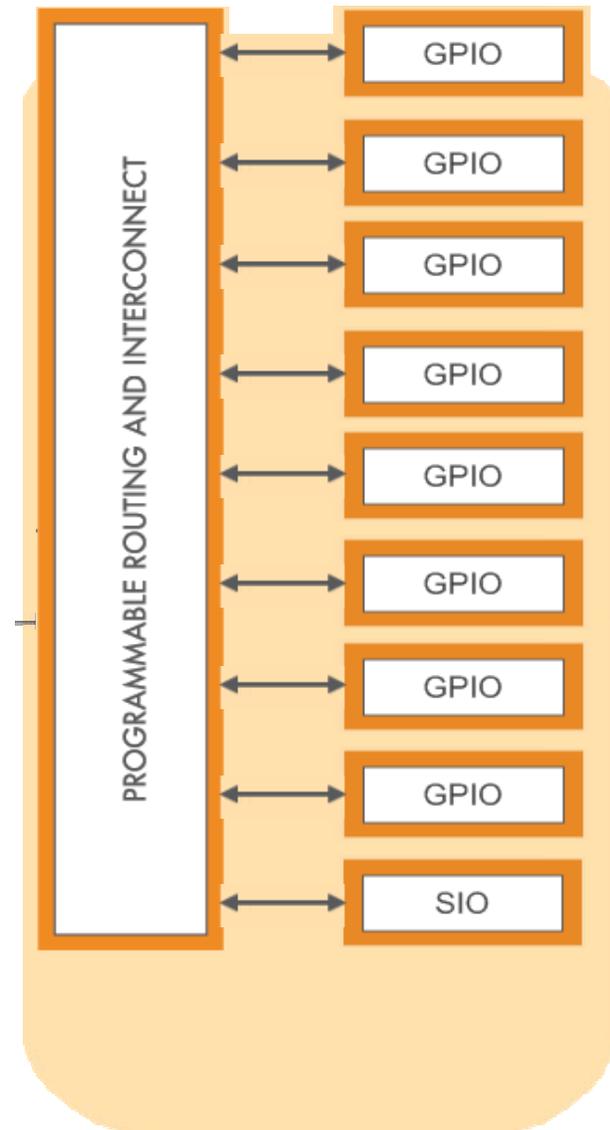
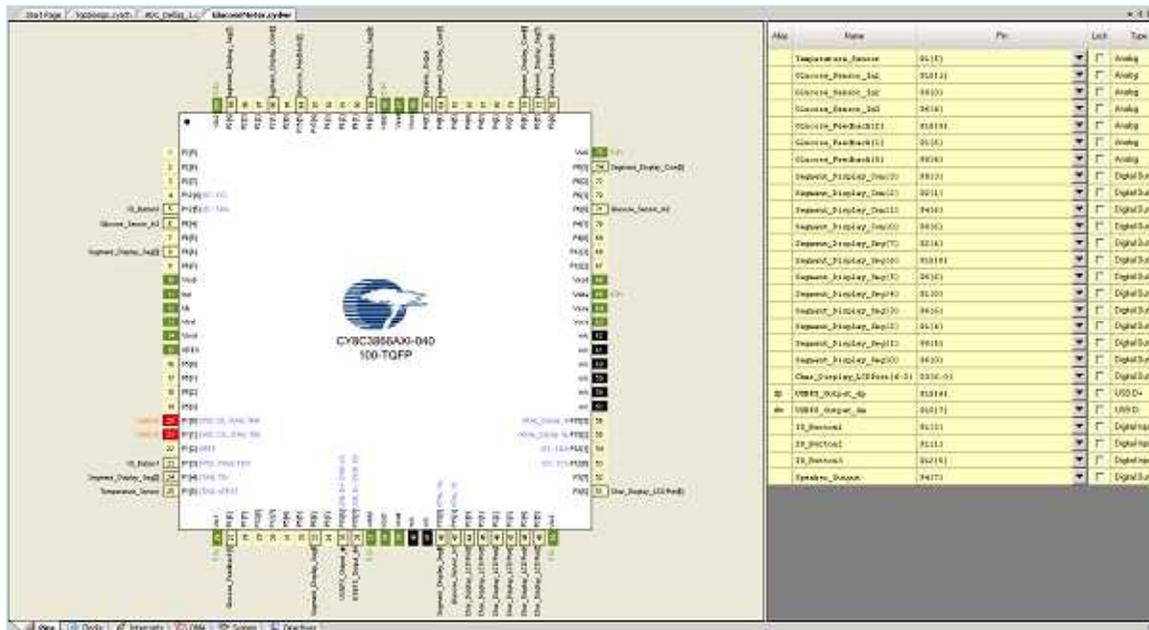
柔軟なデジタルロジック



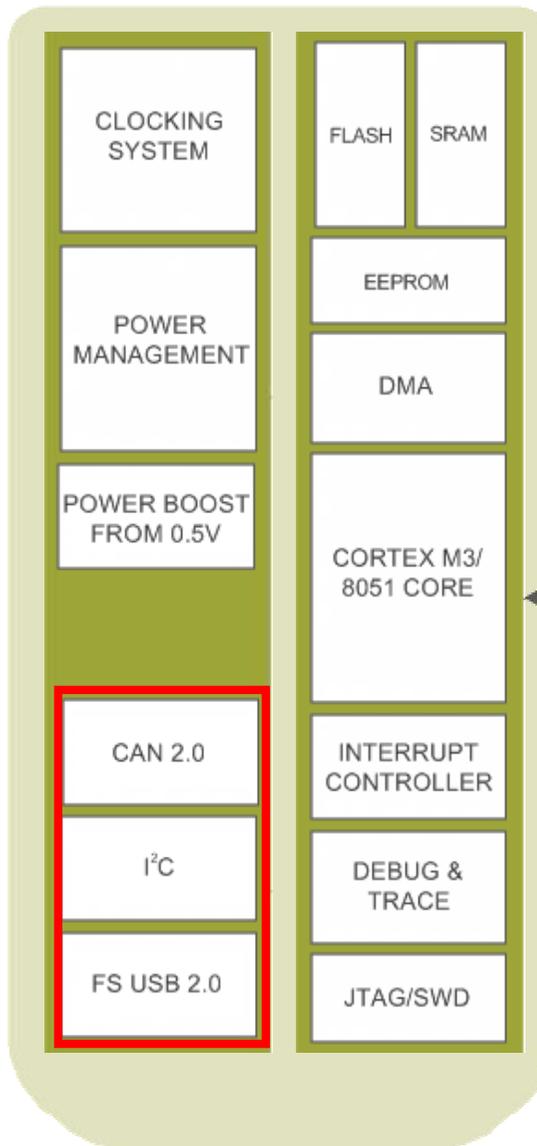
- PLDベースのデジタルシステム
- サイプレス独自拡張のUDBはそれぞれ8-bitプロセッサとなる
- データパス、ステータス・コントロールレジスタ、デジタルロジック
- UDBを消費しない16-bit Timer/Counter/PWM Blocks
- 全てのポートはデジタル入出力に利用可能
- UDB用に作られた豊富なライブラリ(キャラクタライズ済み)

Programmable Routing / Interconnect

- 全てのピンが、全ての内蔵機能に接続可能
- 自動ルーティング、ユーザー指定ルーティング可能
- 最大4種類の電圧のI/Oを取り扱い可能



CPU サブシステム



専用通信ペリフェラル

フルスピードUSB

- 8つの双方向データエンドポイント対応
- 1つのコントロールエンドポイント
- 外部専用クリスタルも必要なし
- PSoC CreatorでDriverにも対応

CAN 2.0b

- 16個のRX バッファ と 8 個のTX バッファ

I2C master or slave

- 最大400 kbpsに対応
- UDBを使ってI2C Slaveを作成することも可能

Ethernet, HS USB, USBHostなどにも対応していく予定

...

PSoC 3 & PSoC 5 通信プロトコル

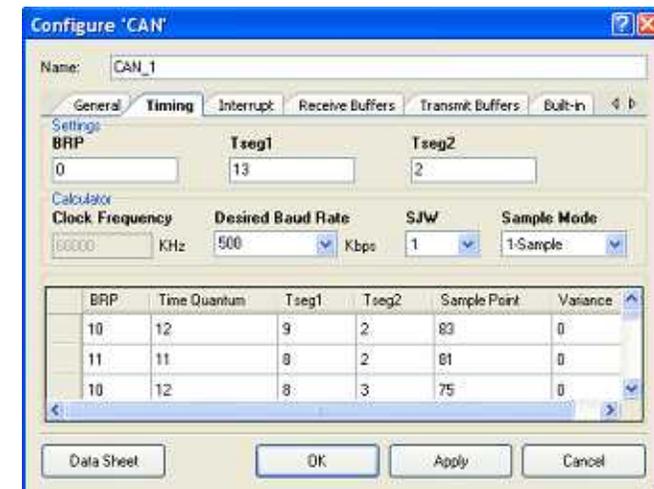
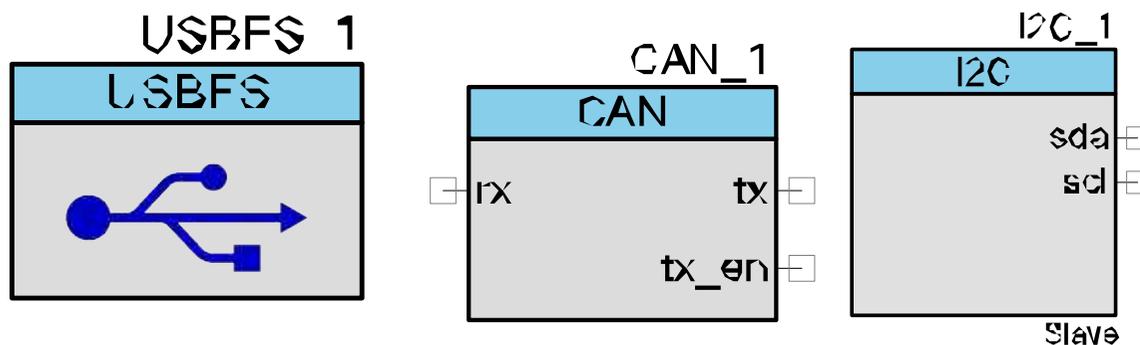


柔軟なUDBを使用して様々なプロトコルに対応

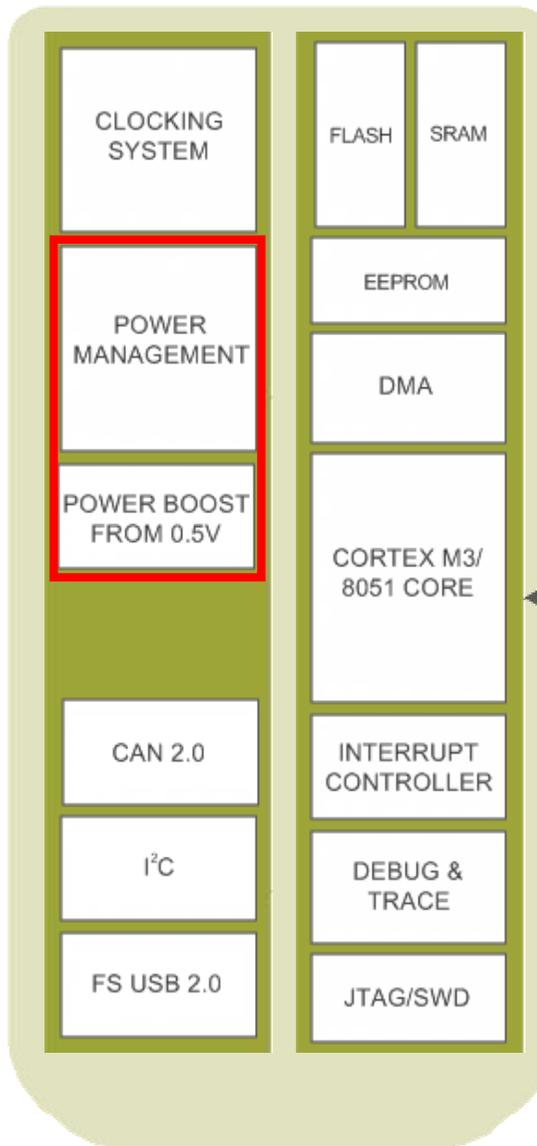
- すでに検証済みのペリフェラル(SPI, UART, I2C, LIN, I2S....)
- PLD ベースのUDBを使用して、カスタムペリフェラルを作成

革新的なPSoCクリエイターソフトウェア

- すでに検証済み・作成済みの通信用ペリフェラルを簡単にインプリメント可能
- すぐに使用可能なコンフィギュラブルなAPIを用意

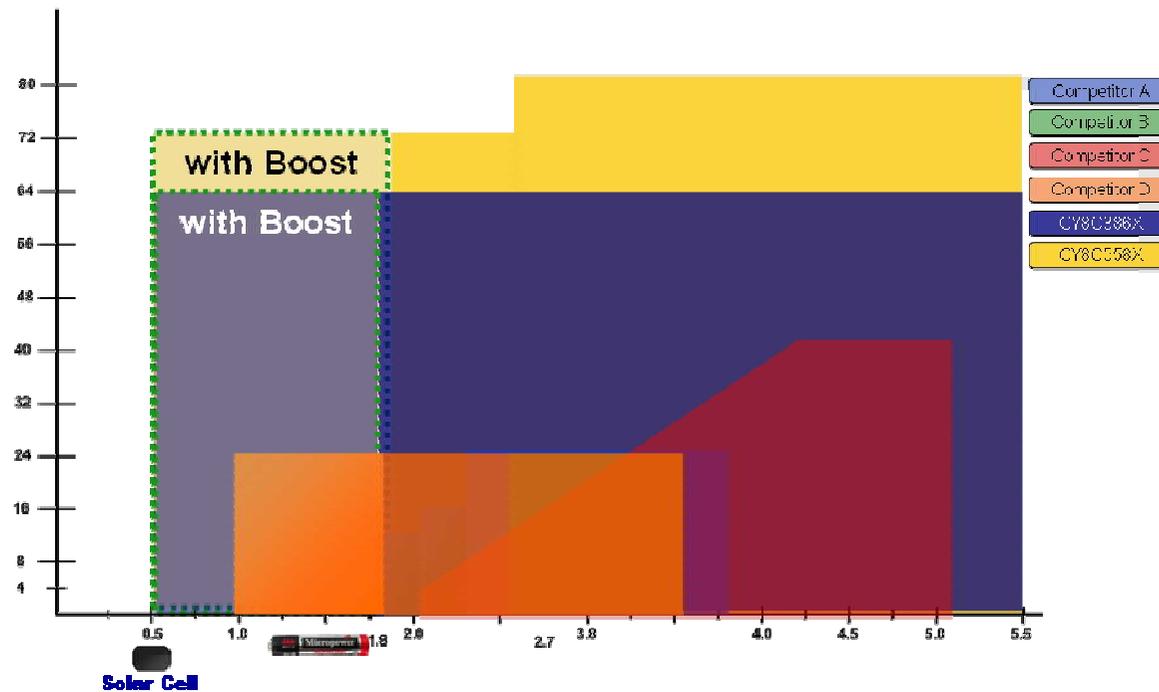


CPU サブシステム

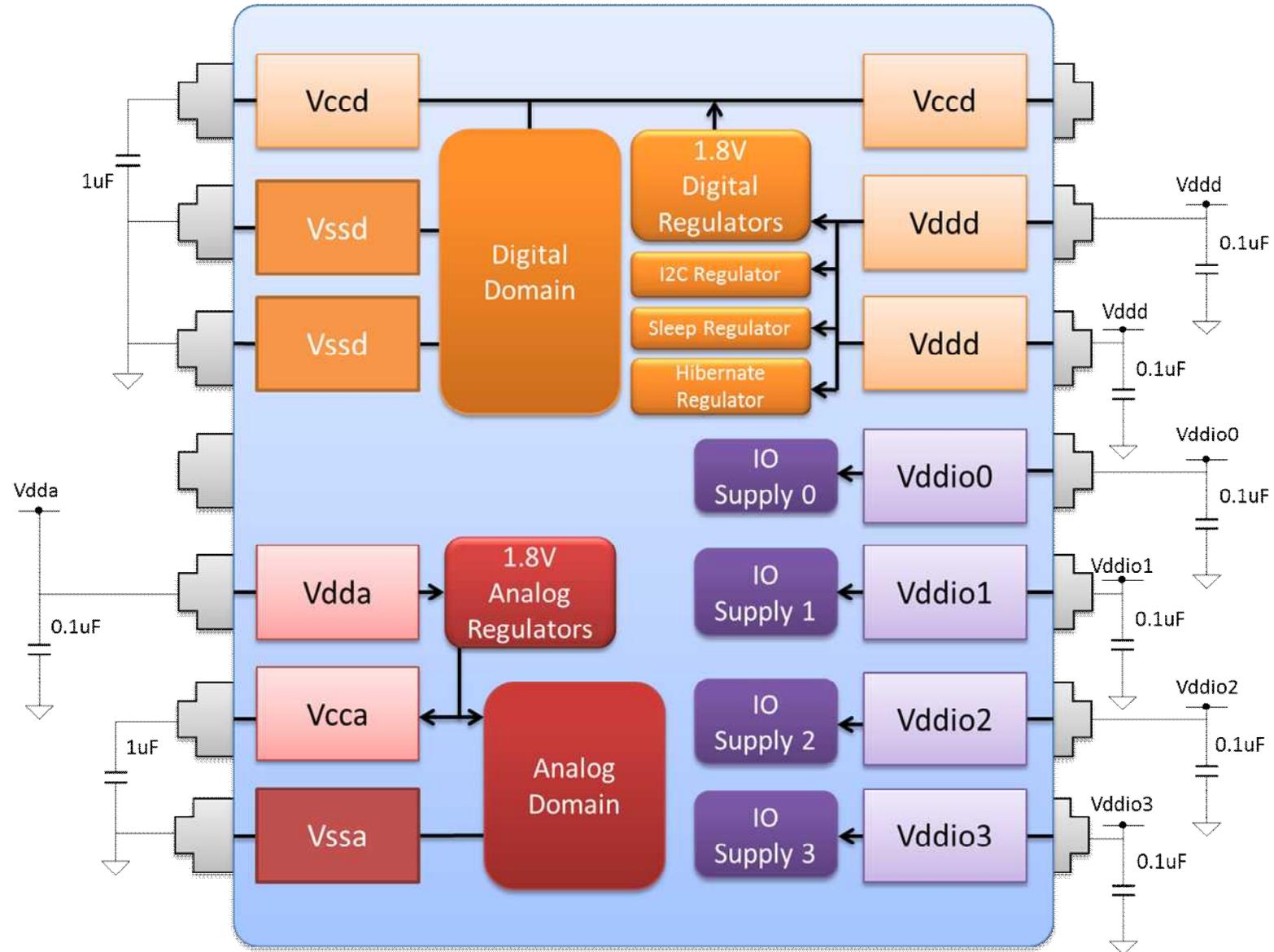


パワーマネジメント

- 業界で一番フレキシブルな動作電圧
 - 0.5V から5.5Vまで動作するアナログ・デジタルブロック
 - PSoC 3 @ 67 MHz; PSoC 5 @ 72 MHz
- 3つのパワーモード(Active, Sleep, Hibernate)



PSoC3の電源回路



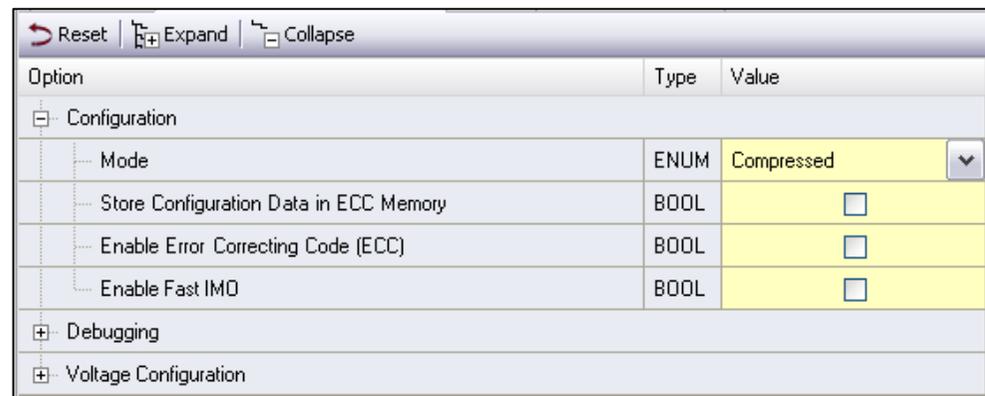
Flash

- Flashブロック:
- 全てのデバイスで256 Blocks – (例) 64 KBのデバイスは1ブロック =256 byte
- ブロック毎に4段階の異なる保護を掛けることが可能
 - Unprotected – 内部/外部からのRead/Writeが可能
 - Factory Upgrade – 外部Readが禁止される
 - Field Upgrade – 外部Read/Writeが禁止される
 - Full Protection – 外部アクセスの遮断と内部Writeの禁止
- ブロック単位のErase, Programming
- Specs:
 - 20 year retention
 - 10k minimum endurance
 - 15 ms block erase + write time

Error Correcting Code (ECC)

- ECC = Flash Memory Error Correction
 - 高い信頼性を必要とするデザインにおいて必須とされる (例: 車載/医療アプリケーション)
 - 1ビットエラーの検出/訂正を行う
 - 2ビットエラーの検出を行う(訂正は行わない)
 - 訂正は自動で行われる(割り込みが生成され、フラグが立つ)
 - 8バイトのフラッシュデータにつき1バイトのECCデータが
 - (例) 64 KBのデバイスでは+8KBのECCメモリが存在する(72 KB total)
-
- ECCを利用しない場合、8KBはコンフィグレーションデータの保持に利用(デフォルト)
 - ECCメモリはユーザーデータ領域としても利用可能
 - ECCメモリからコードを実行することはできない

Byte	ECC							
Byte	ECC							
Byte	ECC							
Byte	ECC							
Byte	ECC							
Byte	ECC							



Direct Memory Access (DMA)

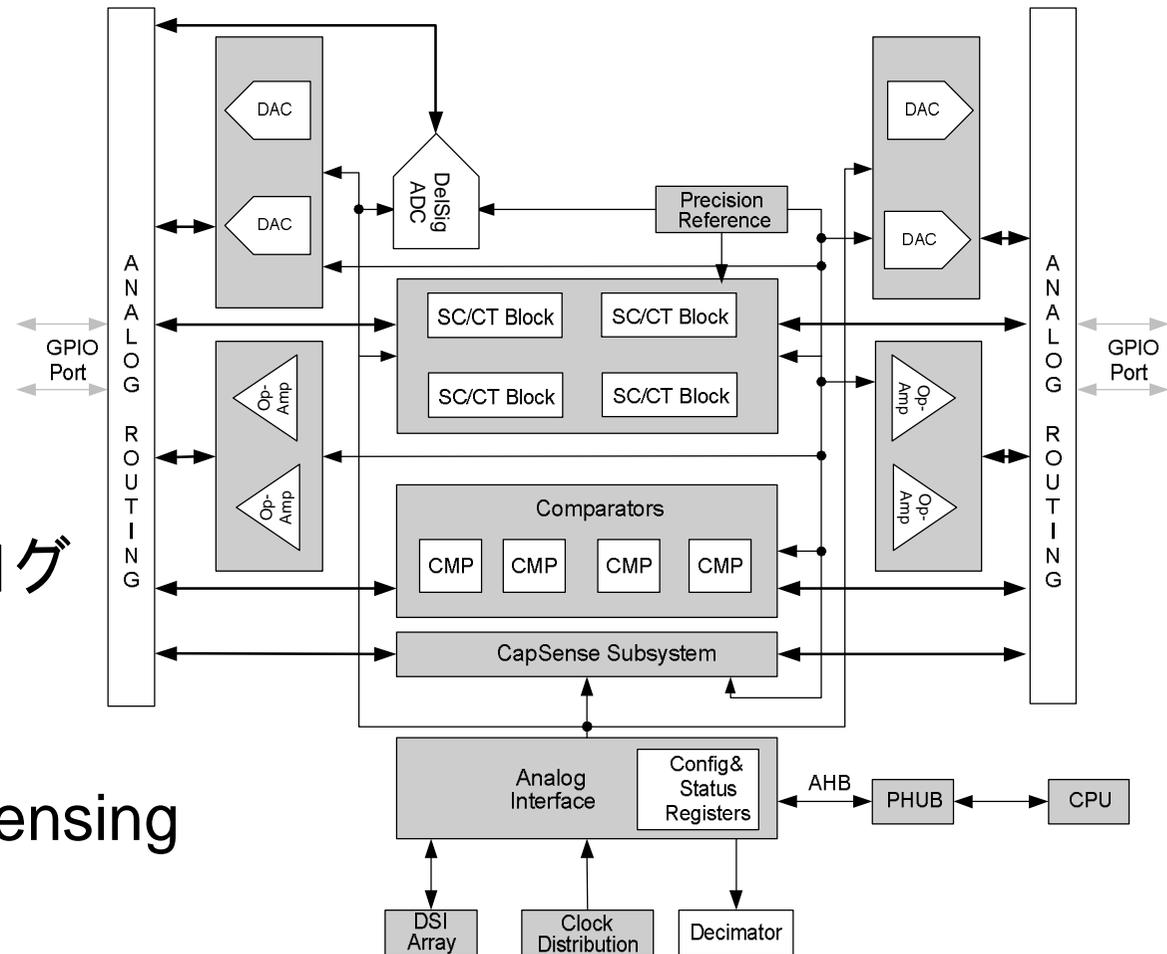
- 24 hardware チャンネル
- 8 priority levels + 最小帯域保証

Priority Level	Minimum Guaranteed Bus Bandwidth
0	100%
1	100%
2	50%
3	25%
4	12.50%
5	6.30%
6	3.10%
7	1.50%

- 計128の Transaction Descriptors (TD) によりチャンネル毎の振る舞いを設定
 - TD dataは2kBの専用SRAMに保持されます
- 複数のチャンネル、及びTDをチェーン及びネストすることが可能
- バースト長のコンフィグレーションが可能
- 同一のspoke上のペリフェラル同士は1バイト長でしかDMA動作できない

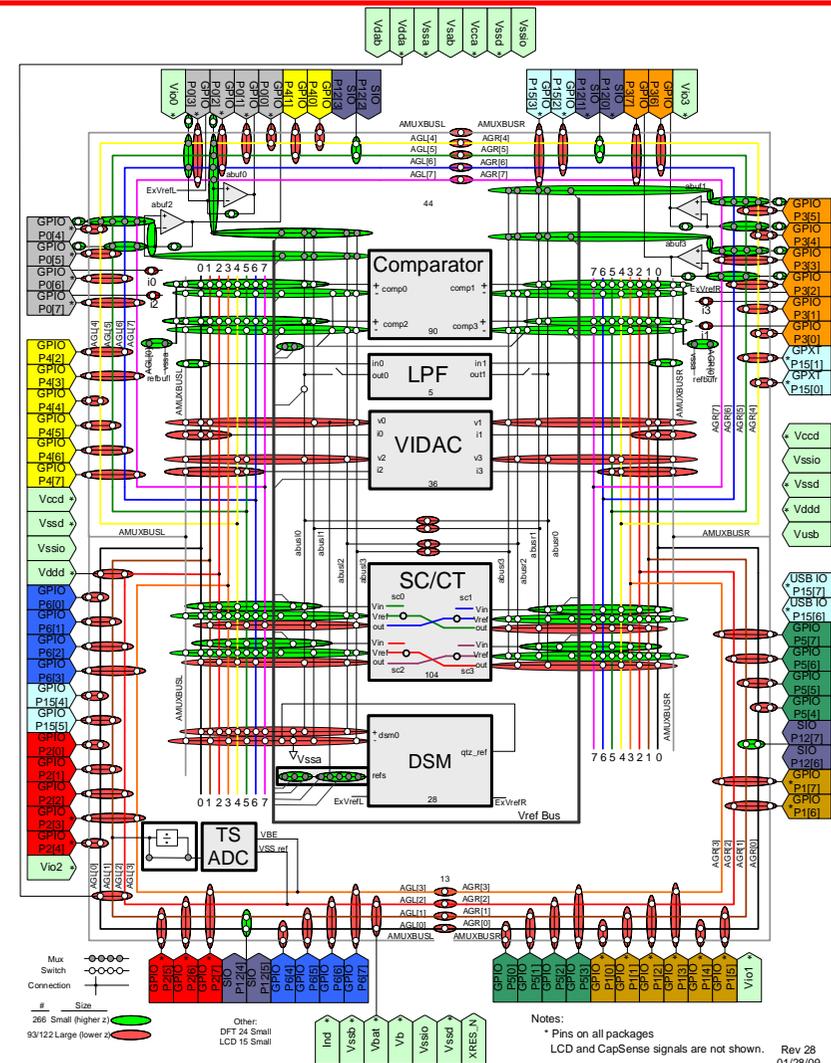
アナログサブシステム

- ルーティング
- マルチプレクサ
- コンパレータ
- オペアンプ
- DAC (電圧 & 電流)
- DeltaSigma ADC
- プログラマブルアナログ
 - PGA
 - TIA
 - Mixer
- CapSense Touch Sensing
- デジタルフィルタ



アナログマトリクス

- Analog Globals:
 - 内蔵: 8
 - ピンにアサインできる標準用途: 16
 - ピンにアサインできるマルチプレクスバス: 2
 - 直接ピンにアサインできる: 16
- 320を超えるスイッチ



複雑なアナログルーティングを簡単に設計するため...

PSoC 3 & PSoC 5 アナログ



精度の高いアナログをインテグレーション – uVolts!

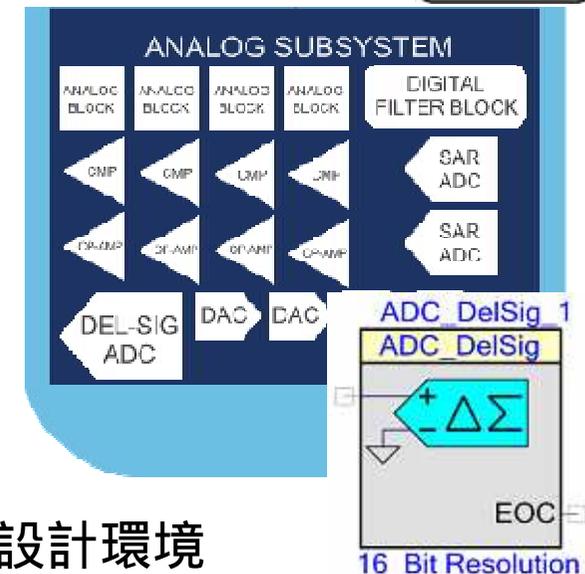
- 12-20ビット精度のデルタシグマADC (最大192ksps)
- 1.024V内部電圧リファレンス (±0.1%精度)
- 0.5V – 5.5Vの間で精度の高いアナログブロックを提供

プログラマブルアナログシグナルチェーンの実現

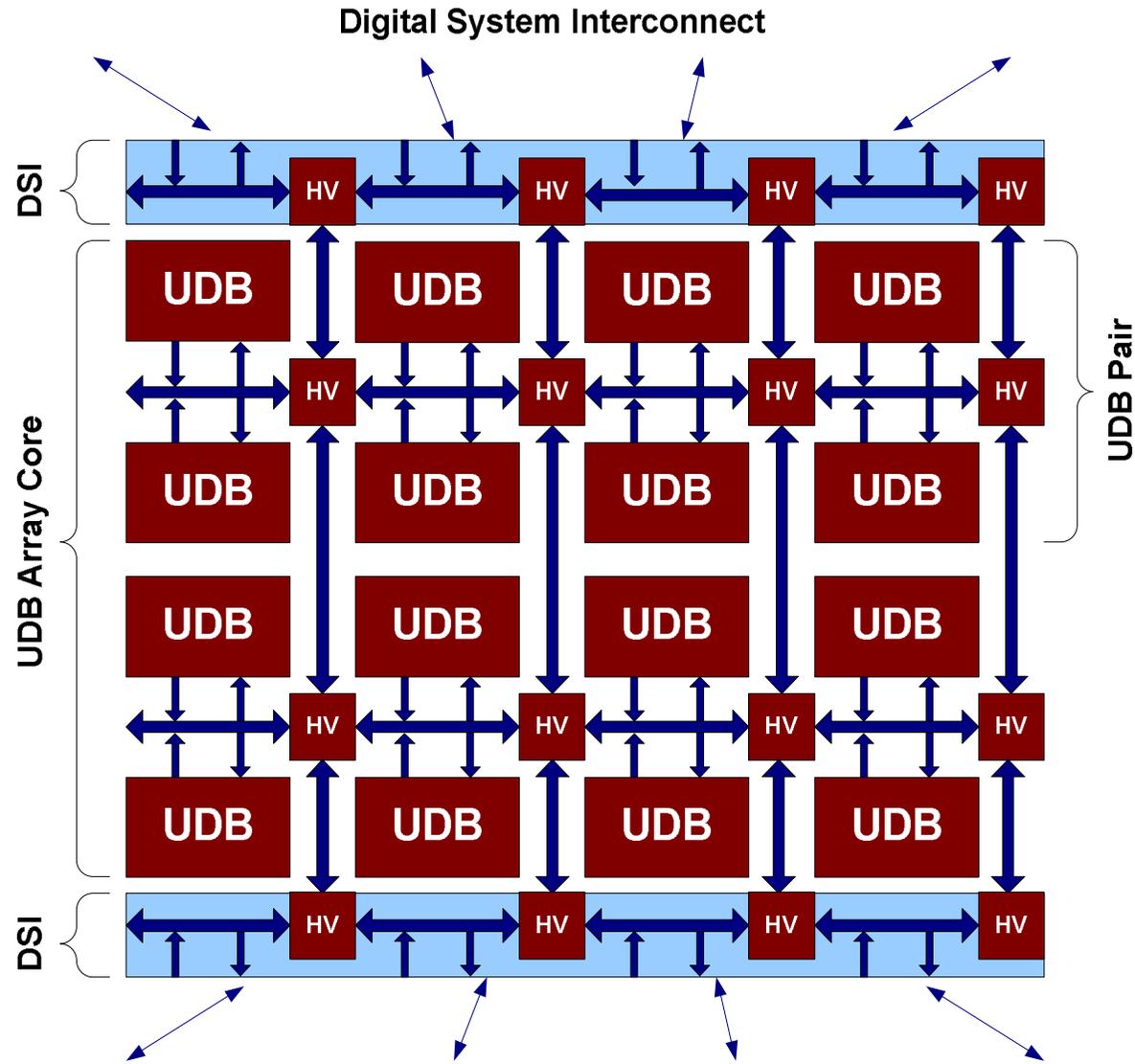
- 最強なアナログインテグレーション
- 自由度の高いアナログ配線
- プログラマブルアナログブロック
- CPUとプログラマブルロジックとの統合

革新的な PSoC Creator 開発環境

- 回路図ベース入力
- GUIを使った直感的な設定手法
- 用意されているAPIを簡単に使用できるソフトウェア設計環境



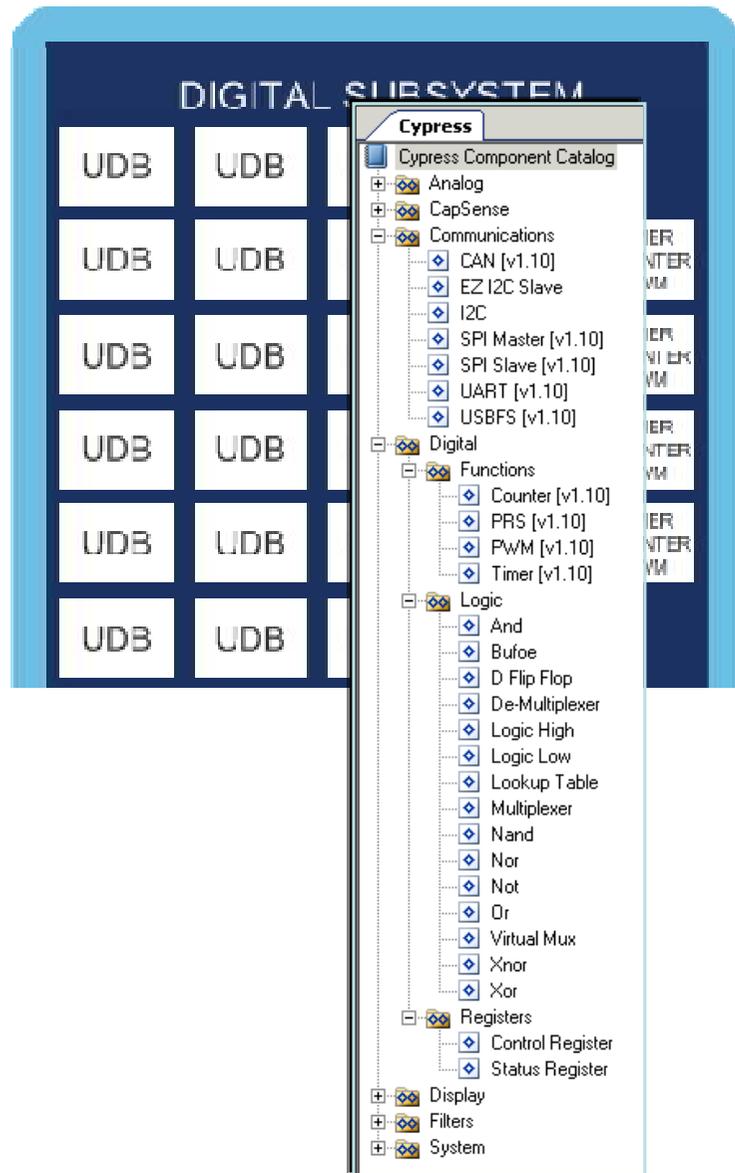
UDB アレイ



HV – Horizontal/Vertical Routing Interconnects

Digital System Interconnect

パワフルで柔軟性のあるデジタル ロジック



- 強力なプログラマブル ロジックベース デジタルシステム

- UDB = 小規模8-bitプロセッサ

- データ パス
- ステータス / コントロール レジスタ
- デジタル ロジック

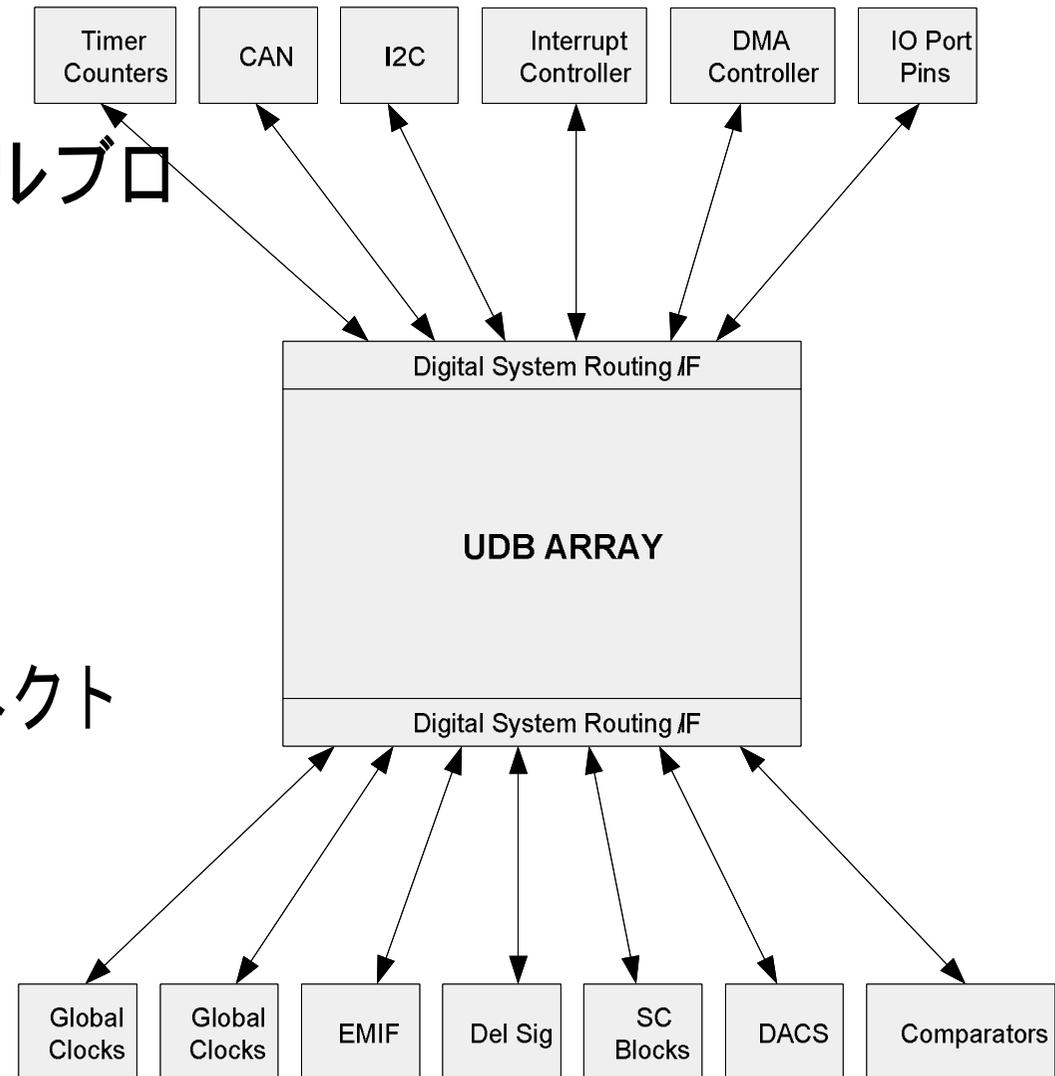
- 最適化された16ビット タイマ/カウンタ/PMW ブロック

- すべてのGPIOがデジタルI/Oに対応

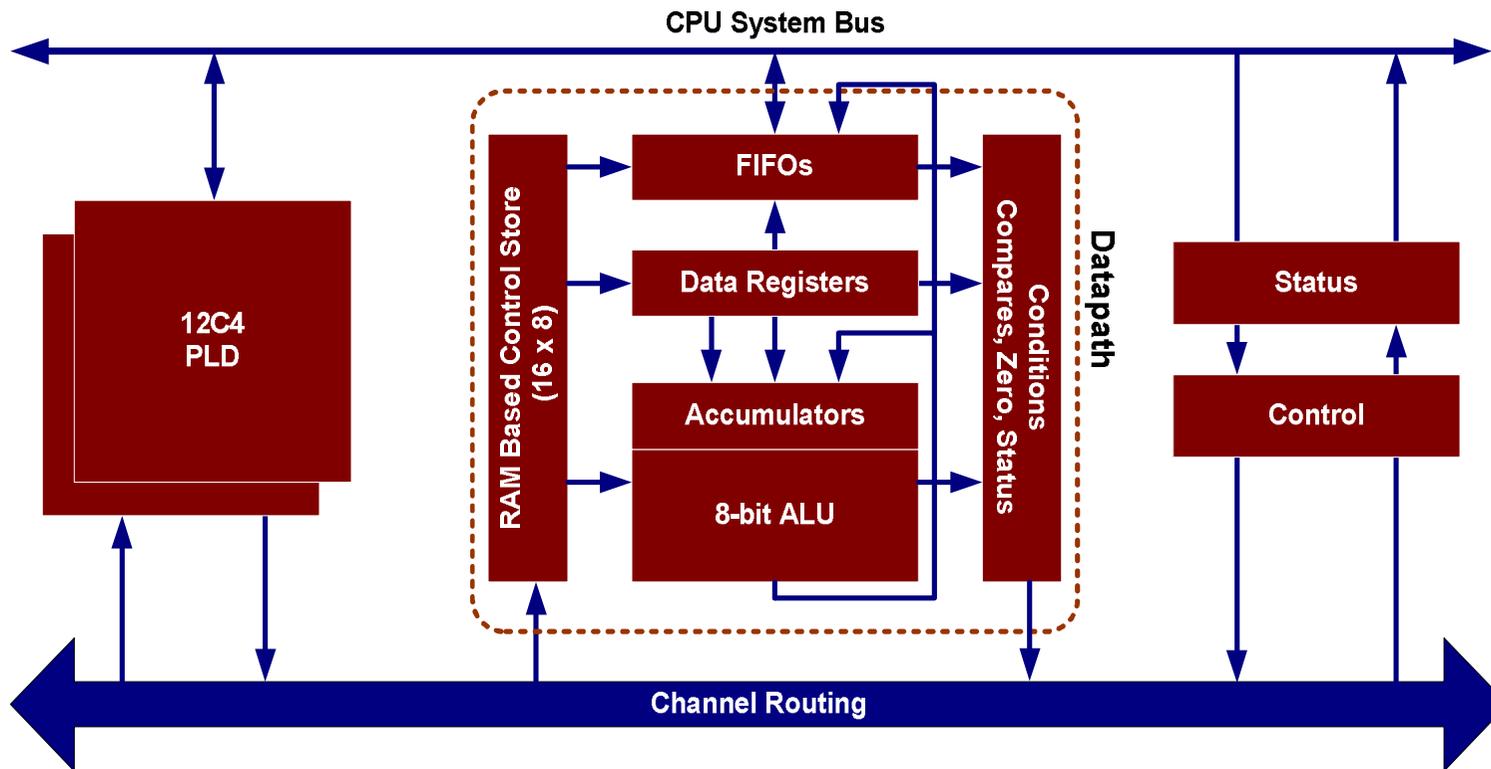
- 事前に組み込まれた豊富な定義済み部品のライブラリ

デジタルサブシステム

- UDB
- (ユニバーサルデジタルブロック)
- 固定機能ペリフェラル:
 - Counter/Timer/PWMs, I2C,
 - USB, CAN
- デジタルインターコネクト
 - Clocks
 - IOピン
 - 割り込み
 - DMA
 - 外部メモリ
 - アナログシステム

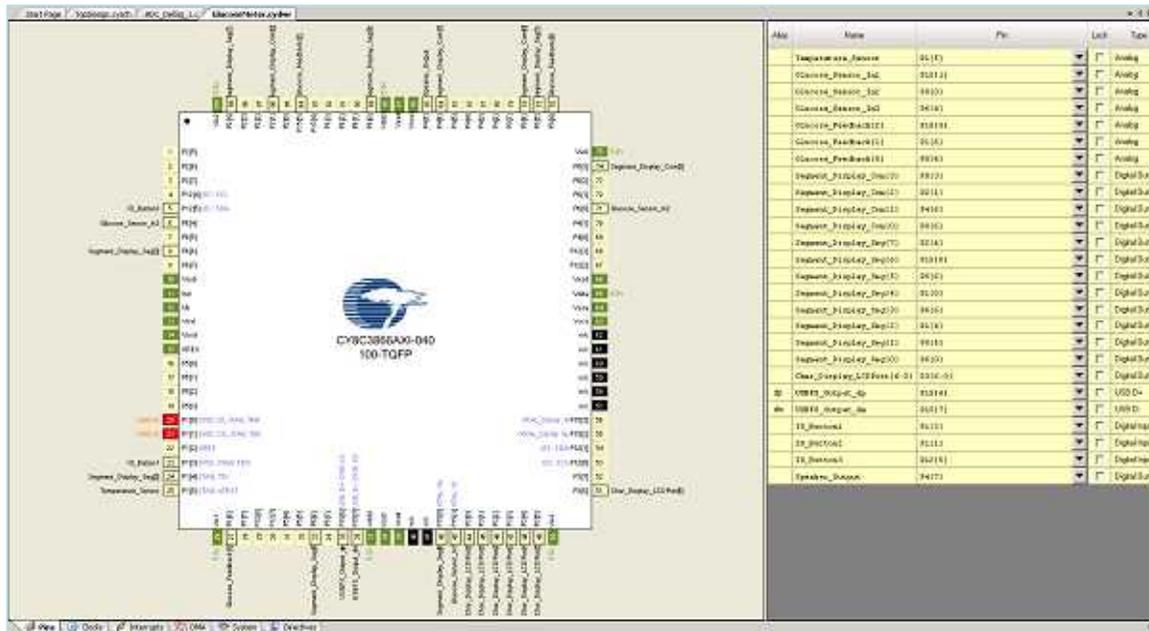


UDB ブロックダイアグラム



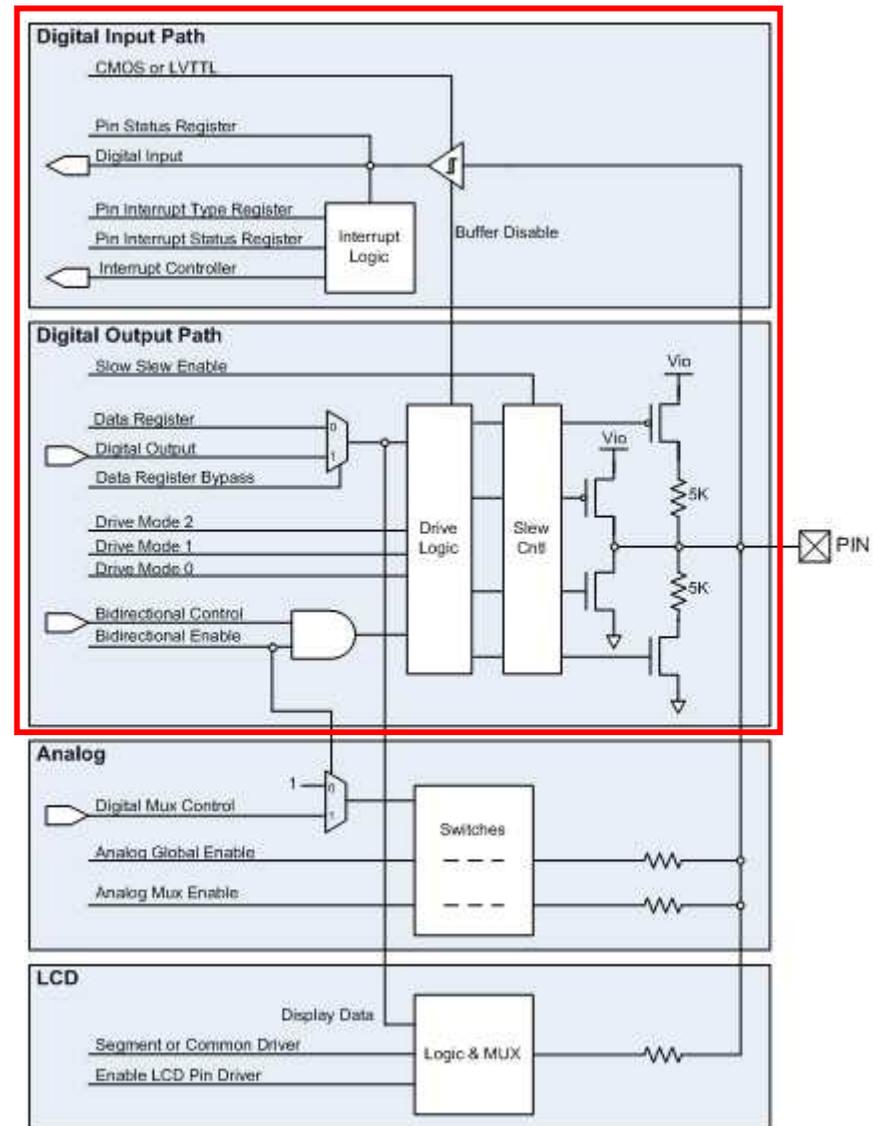
プログラマブルな配線/ 相互接続

- すべてのピンからすべての周辺機器/機能へ
- PSoC Creator上での自動/カスタマイズ可能なI/O配線
- 最大4つまでの独立した電圧ドメイン



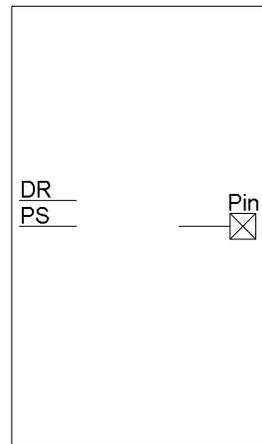
GPIO – デジタルI/O機能

- 独立したI/O電圧
- I/Oの配置により異なるIO電圧ソースを持つ(Vddio毎 シンク/ソース電流100 mA)
- GPIO Vddio は $\leq Vdda$ であること
- Logic level max current
- 8 mA シンク
- 4 mA ソース
- .
- Pin max current
- ~25 mA シンク
- ~25 mA ソース
- (シリコンのバージョンで変更の可能性有り)

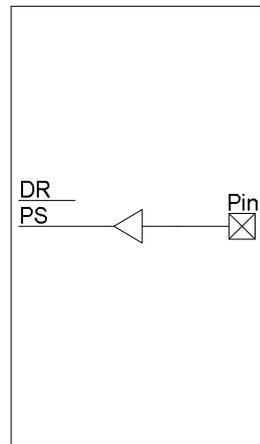


GPIO – デジタルI/O機能

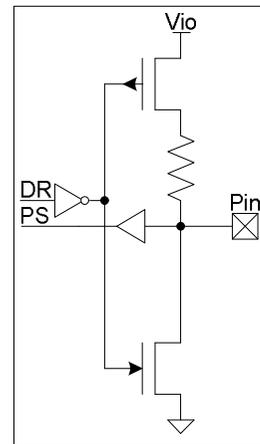
8種のドライブモード



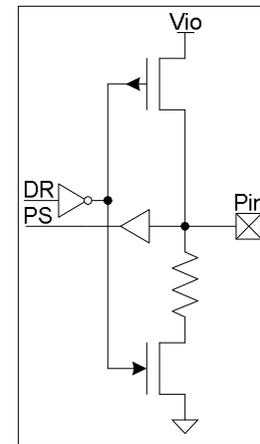
0. High Impedance Analog



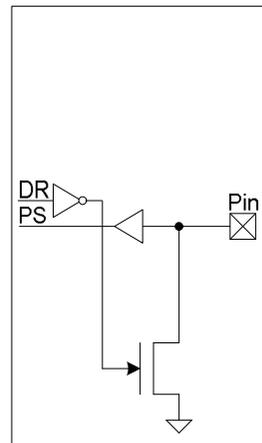
1. High Impedance Digital



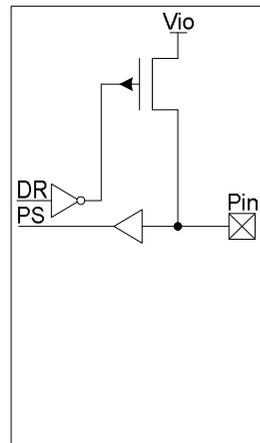
2. Resistive Pull-Up



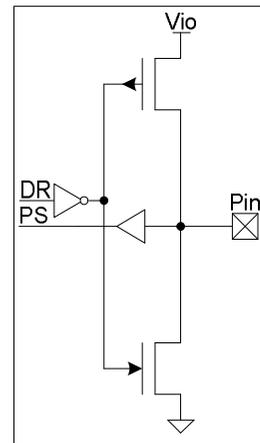
3. Resistive Pull-Down



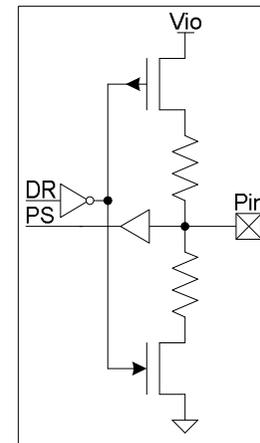
4. Open Drain, Drives Low



5. Open Drain, Drives High



6. Strong Drive



7. Resistive Pull-Up & Down

GPIO – I/O割り込み

- GPIOポート毎に保有:
- Port Interrupt Control Unit (PICU)
- 専用の割り込みベクタ

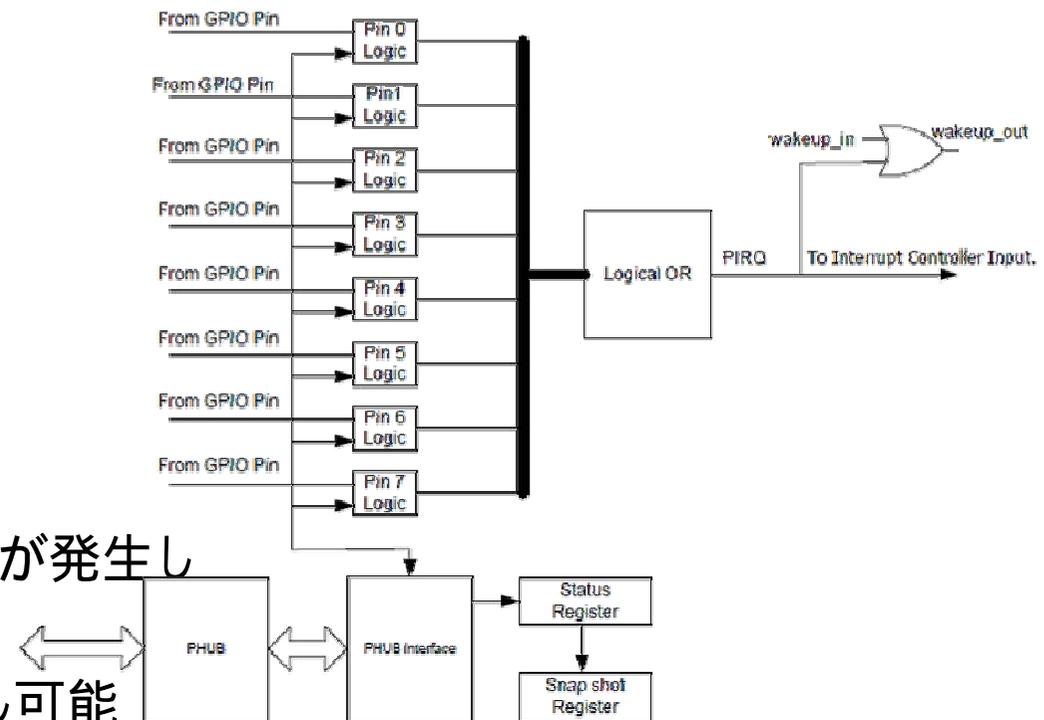
- Interrupt on:
 - Rising edge
 - Falling edge
 - Any edge

- Status Register

- どのピンによってI/O割り込みが発生したかをラッチする

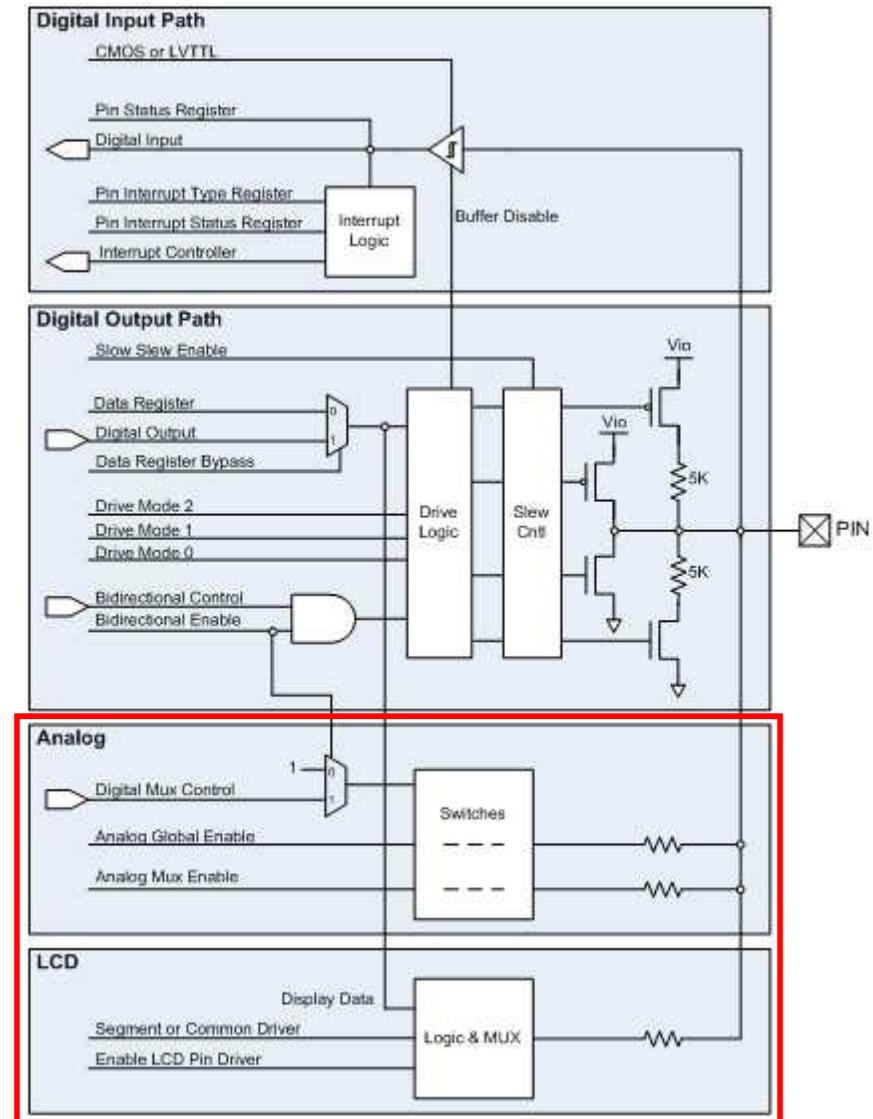
- ファームウェアによる読み出し可能

- 読み出しによるクリア



GPIO – アナログI/O機能

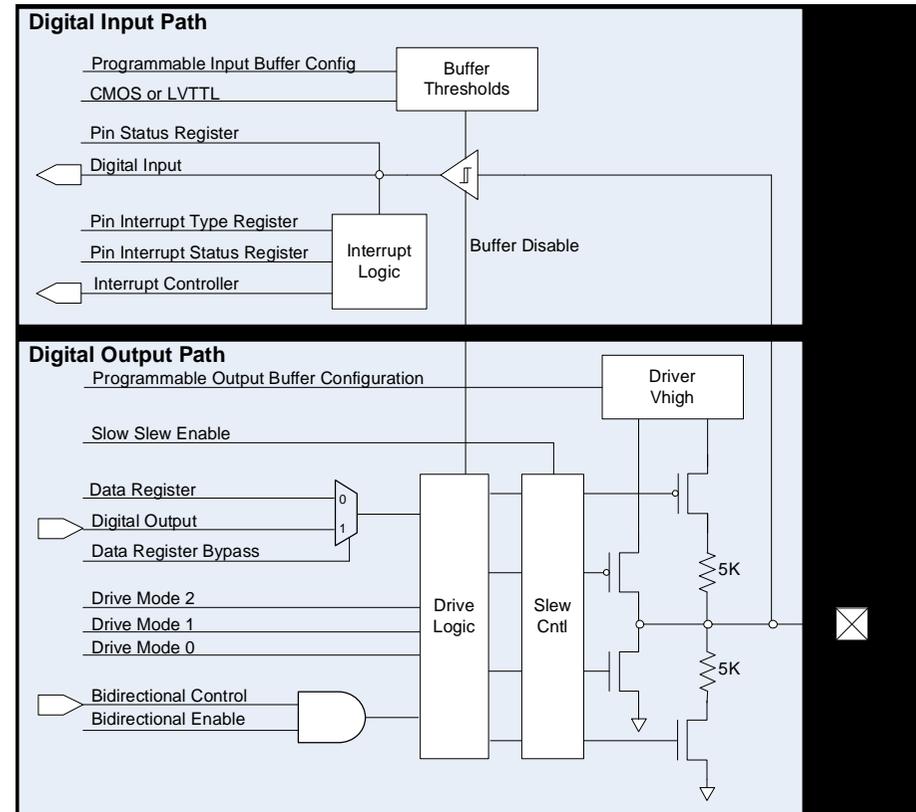
- 全てのピンがアナログ入出力に利用可能
- ピン毎に2種の異なる内部接続
 - Analog Global Bus
 - Analog Mux Bus
- いくつかのピンは特別な機能を実現するための内部接続を持つ (P0[0], P0[1], P3[6], P3[7])
 - Opamps
 - High Current DAC mode
- CapSense Touch Sensing
- LCD char/segment drive
- Hardware controlled analog mux at pin



SIO (Special I/O) 機能

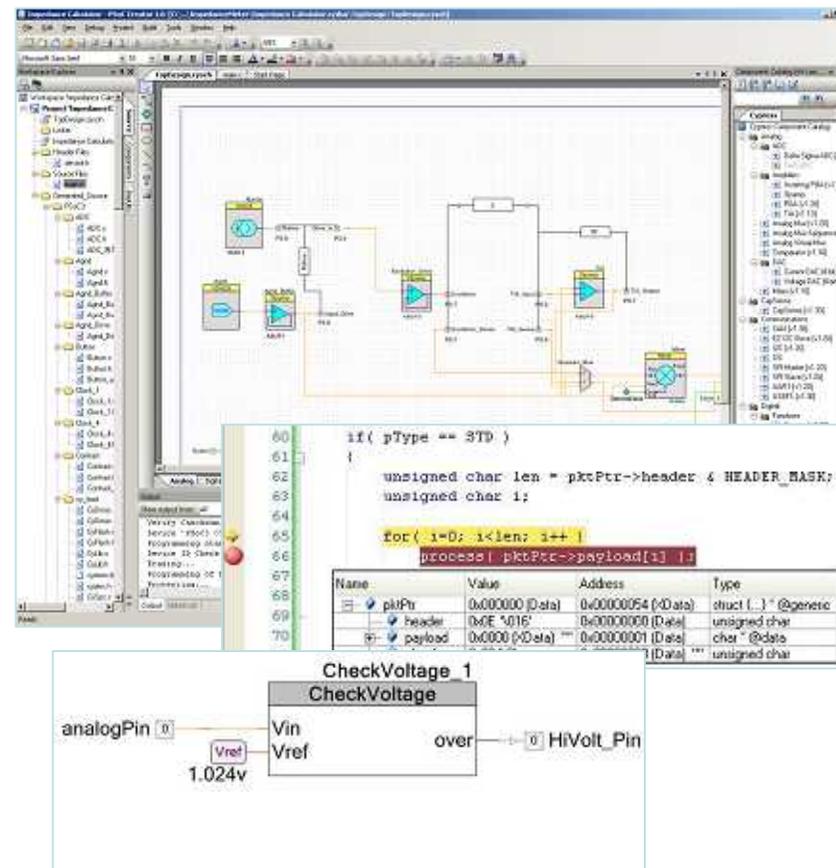
- 入出力電圧とドライブ能力の異なる GPIO

- Vddaに左右されない 1.5V tolerant機能
 - ホットスワップ
 - 過電圧耐性
- 入出力電圧レベルを調整可能
 - DAC出力
 - High Speedコンパレータ入力
- Logic level max current
 - 25 mA sink
 - 4 mA source
- Pin max current
 - ~50 mA sink
 - ~25 mA source
- No Analog
- No LCD char/segment drive
- No CapSense touch sensing



デザインツール - PSoC Creator

- Design
 - チップ上のモジュールの指定、配線をGUIだけで行えます
 - 難しいレジスタ設定などはありません
- Develop
 - 標準的なC言語によってプログラムが可能です
 - また、Cypressの提供するライブラリではAPIが多数提供されています
- Debug
 - ライターを用いてデバッグすることが可能です
- Reuse
 - 独自のコンポーネントを作成することで再利用可能な資源をユーザーが用意できます



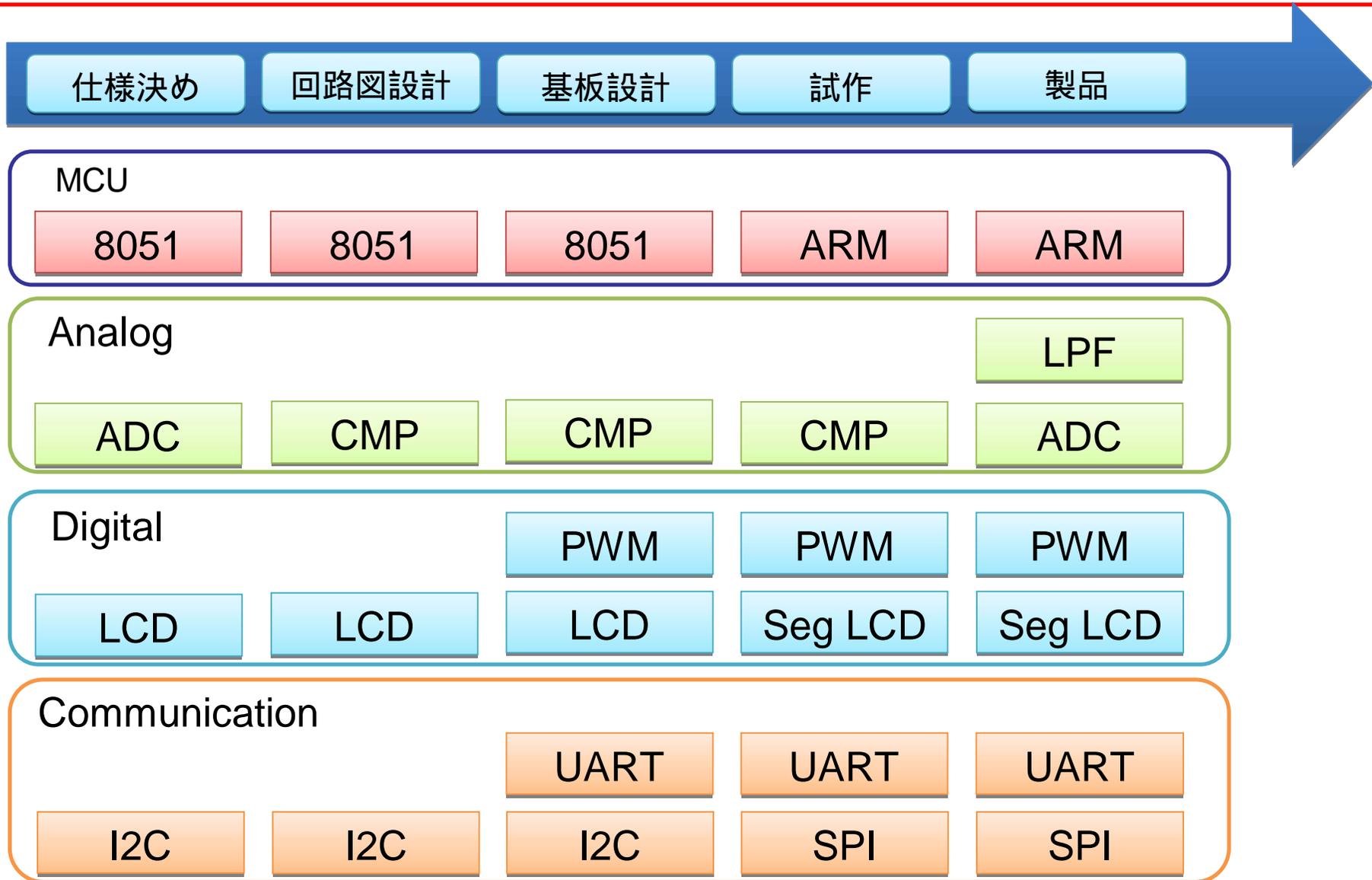
開発キット



- CY8CKIT-001 PSoC Development Kit
- CY8CKIT-002 PSoC Program and Debug Kit
- CY8CKIT-003 PSoC 3 FirstTouch Starter Kit
- CY8CKIT-006 PSoC 3 LCD Segment Drive Evaluation Kit
- CY8CKIT-007 PSoC 3 Precision Analog Voltmeter Kit
- CY8CKIT-009 PSoC CY8C38 Family Processor Module Kit
- CY8CKIT-010 PSoC CY8C55 Family Processor Module Kit
- CY8CKIT-014 PSoC 5 FirstTouch™ Starter Kit
- CY8CKIT-012 PSoC Prototype and Development Expansion Board Kit
- CY8CKIT-017 PSoC CAN Expansion Board Kit
- CY8CKIT-023 PSoC Expansion Board Kit for iPod and iPhone Accessories
- CY8CKIT-025 PSoC Precision Analog Temperature Sensor Expansion Board Kit
- CY8CKIT-029 PSoC LCD Segment Drive Expansion Board Kit

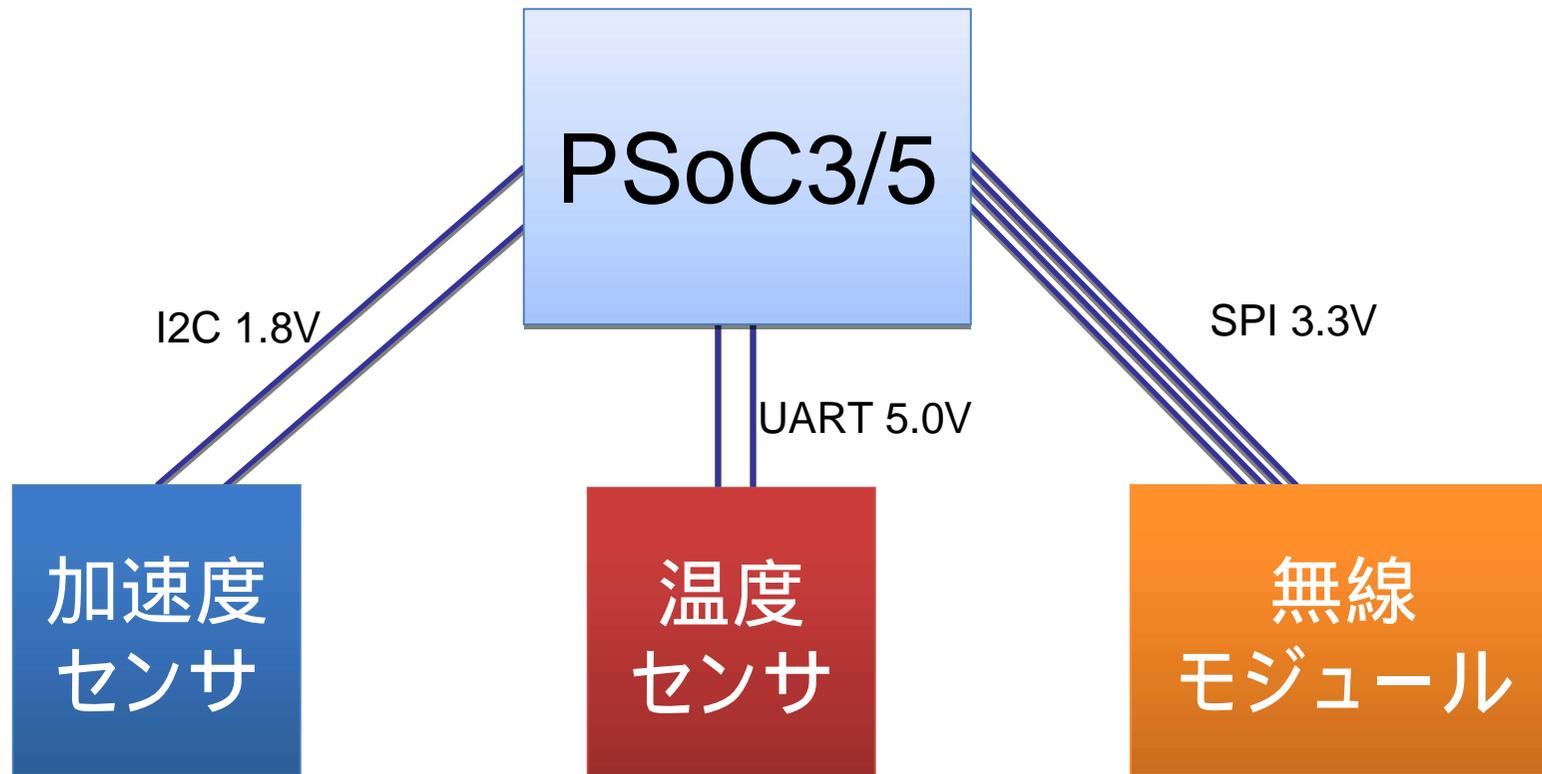


組み込みシステム設計の設計サイクル

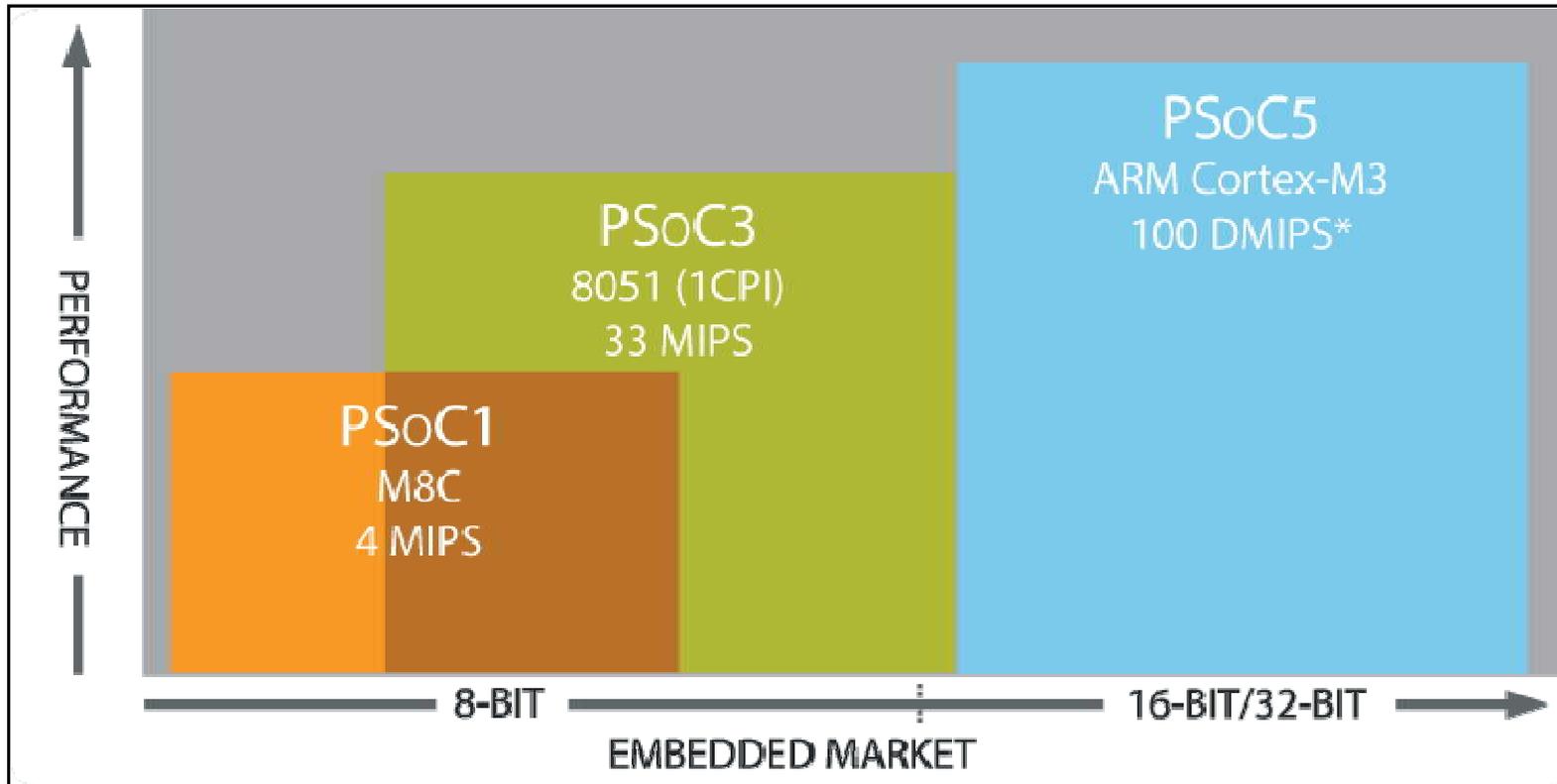


デザインを簡易にする機能

最大四種類の別々の電位でポート駆動可能
DC/DCを必要としません



Cypress PSoC Portfolio



Cypress's PSoC 3 & PSoC 5 architectures extend the world's only programmable embedded-system design platform, delivering unmatched integration, flexibility and time-to-market

PSoC 3 and PSoC 5の性能

特徴	PSoC 1	PSoC 3	PSoC 5
コア プロセッサ	M8C (4 MIPS)	8051 (33 MIPS)	ARM Cortex-M3 (100 DMIPS)
コード ストレージ (フラッシュ)	最大 32KB	最大 64KB	最大 256KB
動作範囲	1.71V to 5.25V	0.5V to 5.5V	0.5V to 5.5V
消費電力	動作中: 2mA スリープ: 3uA	動作中: 1mA スリープ: 1uA, 待機: 200nA	動作中: 2mA スリープ: 2uA, 待機: 300nA
アナログ	最大 14-bit 分解能 @ $\pm 1.53\% V_{ref}$ 精度	Up to 20-bit 分解能 @ $\pm 0.1\% V_{ref}$ 精度	Up to 20-bit 分解能 @ $\pm 0.1\% V_{ref}$ 精度
プログラム ロジック	制限あり	Yes	Yes
LCD セグメント	制御のみ	制御 + 作動	制御 + 作動
接続	FS USB, I2C, SPI, UART	FS USB, I2C, SPI, UART, CAN, LIN, I2S	FS USB, I2C, SPI, UART, CAN, LIN, I2S
IO (CapSenseを 含む)	最大64 (44)	最大 72 (62)	最大 72 (62)

高精度アナログと高性能8-, 16- and 32-bit市場に
PSoC設計手法が登場

まとめ: PSoC とは !

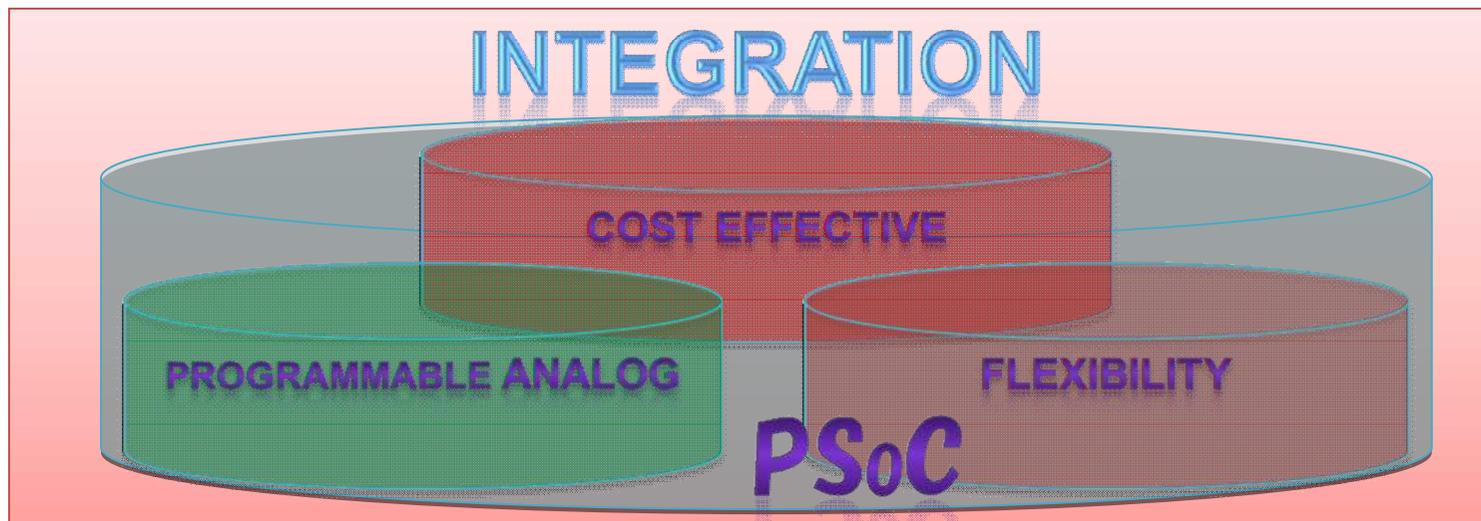
Flexibility: 自由に機能を組み合わせられる

Programmable Analog: MCUからアナログ回路を制御

Cost-Effective: 不必要な機能を省け、コスト対効果が大



Integration: アナログ・デジタル回路・MCU・コストの面から
既存の回路を一つにまとめていける

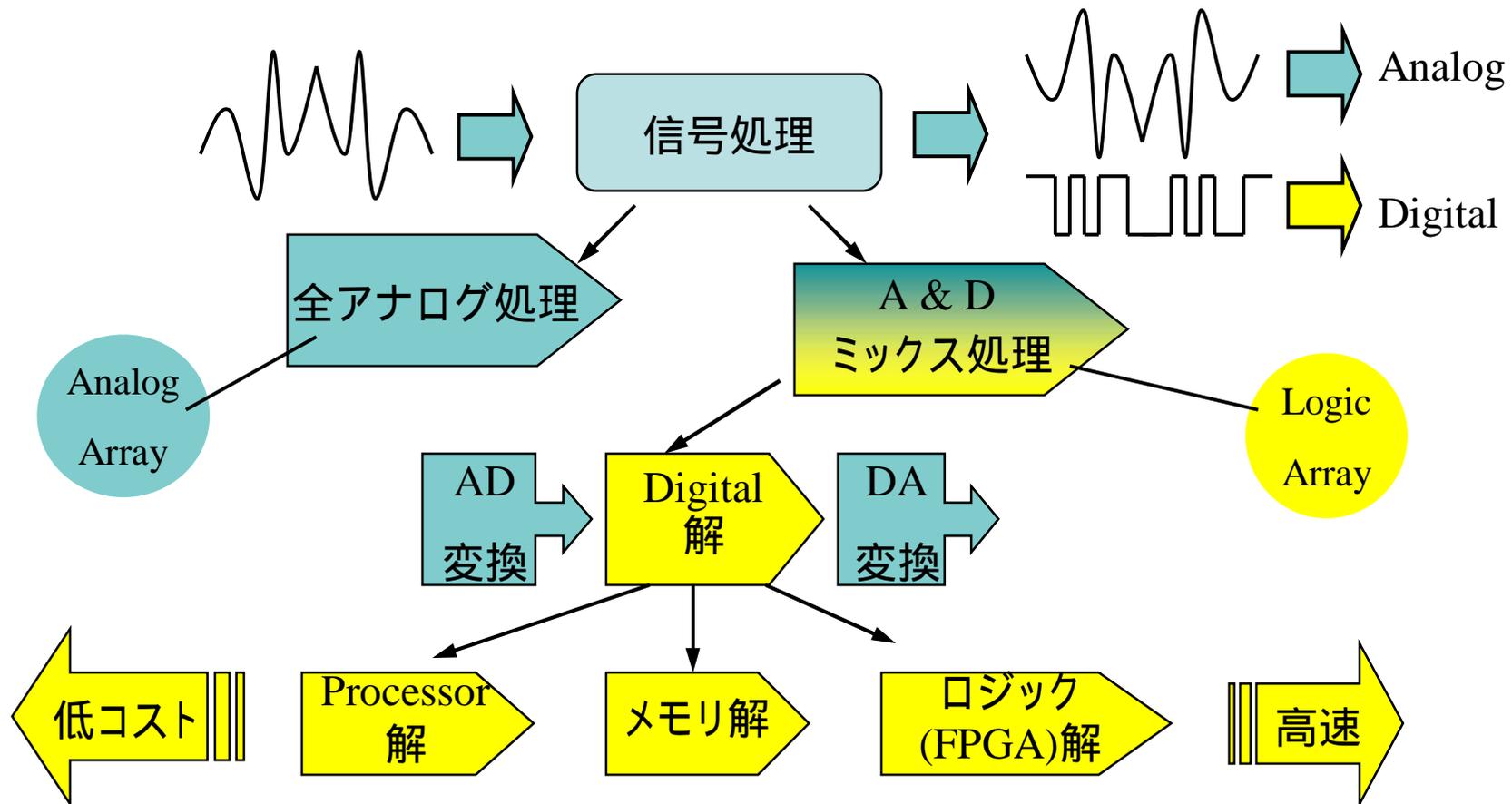


PSoC Is Everywhere

HANDHELD DEVICES	APPLIANCES	INDUSTRIAL	ENTERTAINMENT/ DISPLAYS	SECURITY/ MONITORING	
					
TOYS/GAMING	DIGITAL PHOTOGRAPHY	SPORTS/ FITNESS	COMPUTERS	PRESENTER TOOLS	HOME THEATER
					

信号処理や制御の多様なアプローチ

- アナログ, デジタル・エンジン, プロセッサの3方式と直列, 並列処理, 直並列ミックス, 多様なシステム構築解がある



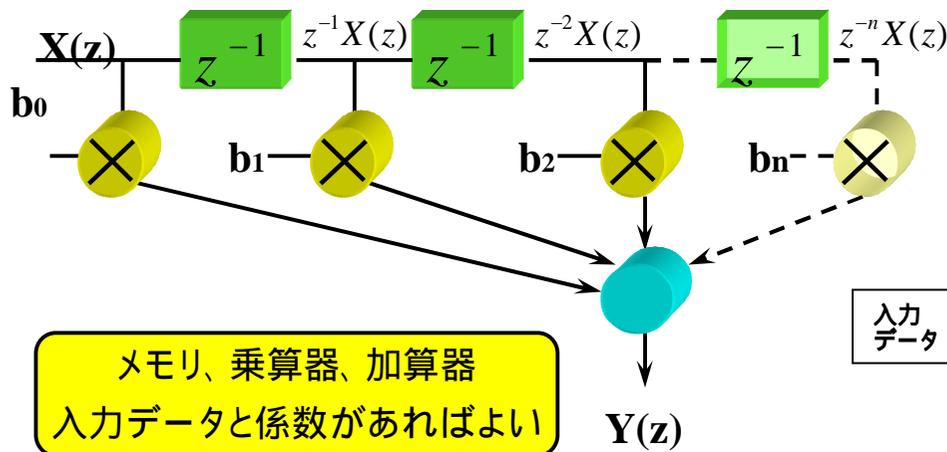
信号処理のデジタル実装解

スペック

Z変換 FIR Filter一般式の例

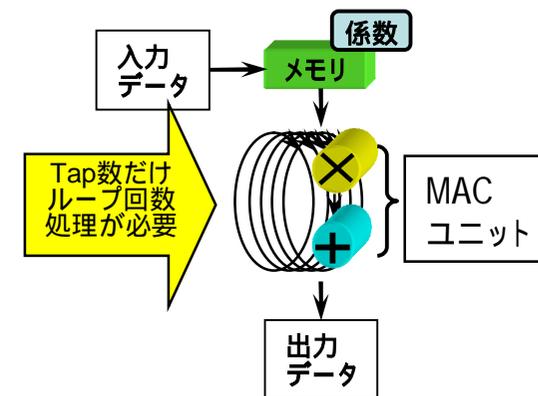
$$Y(z) = b_0 X(z) + b_1 z^{-1} X(z) + b_2 z^{-2} X(z) \dots$$

$$= (b_0 + b_1 z^{-1} + b_2 z^{-2} \dots) X(z)$$

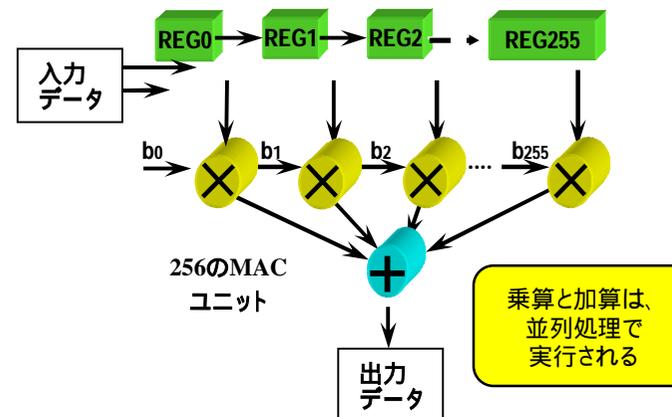


Processor
解

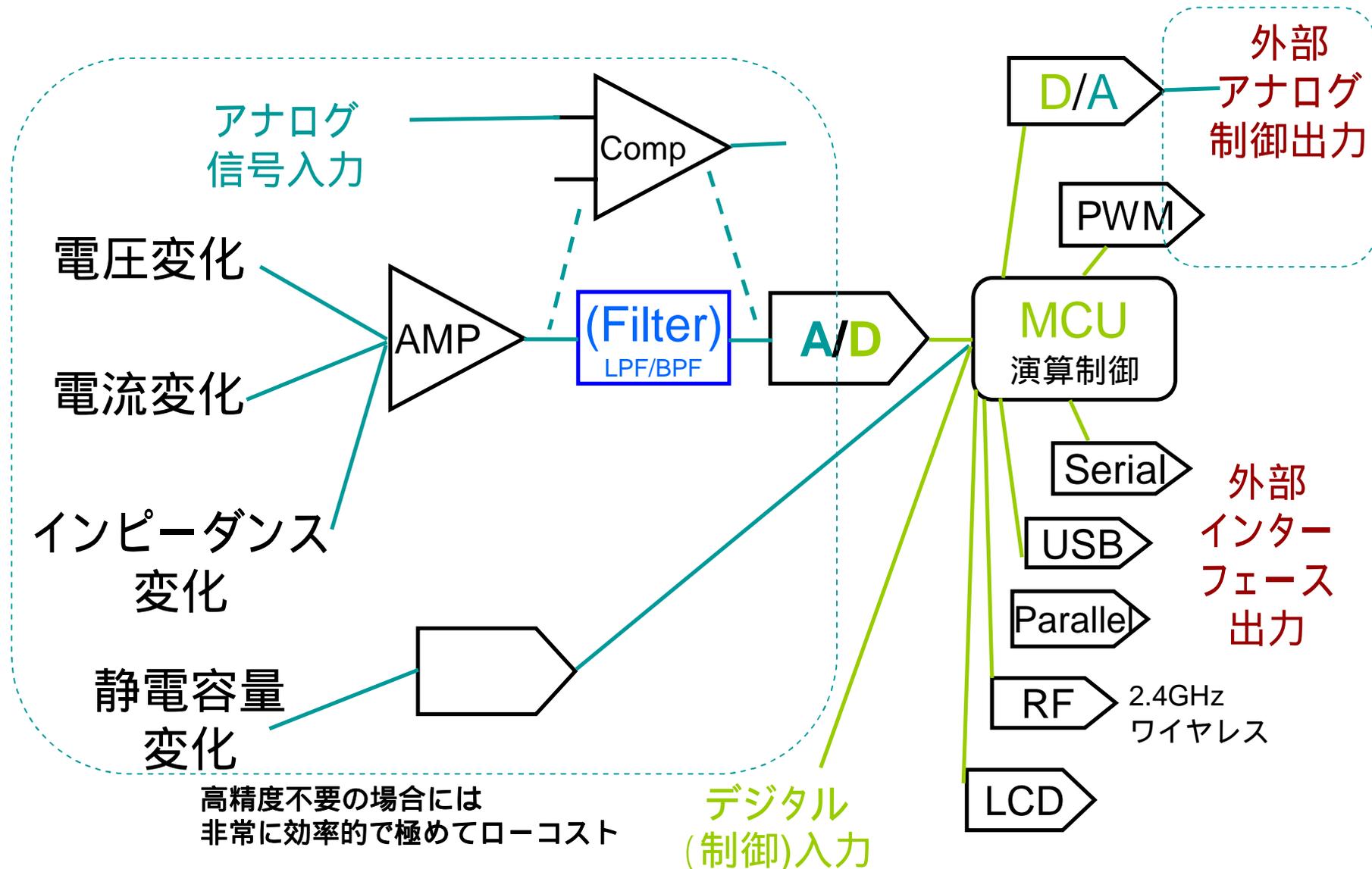
DS Processorの処理



ハードロジックによる並列処理

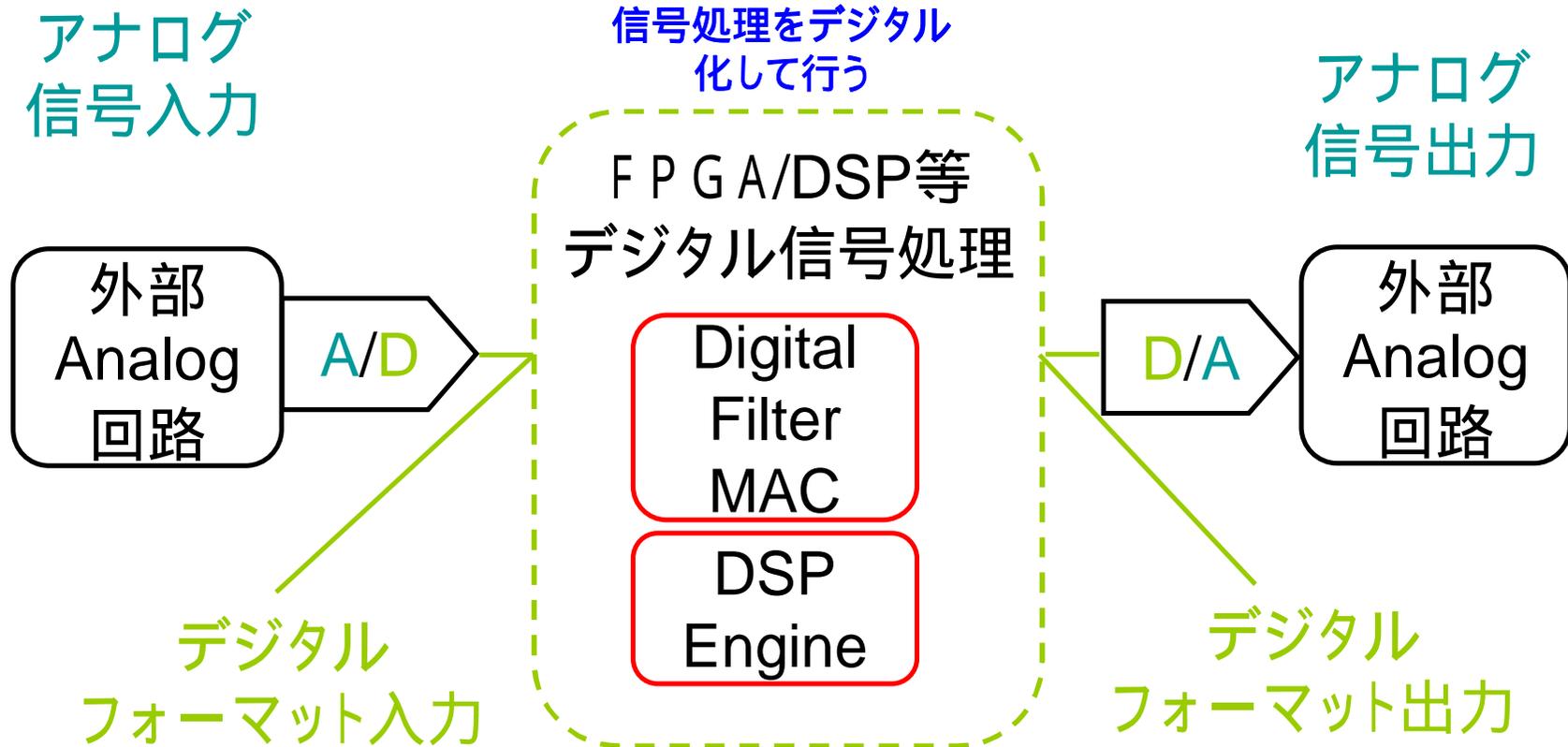


PSoC1では信号処理を前工程(アナログ処理)に移動



PSoC3/5 デジタル信号処理の考え方

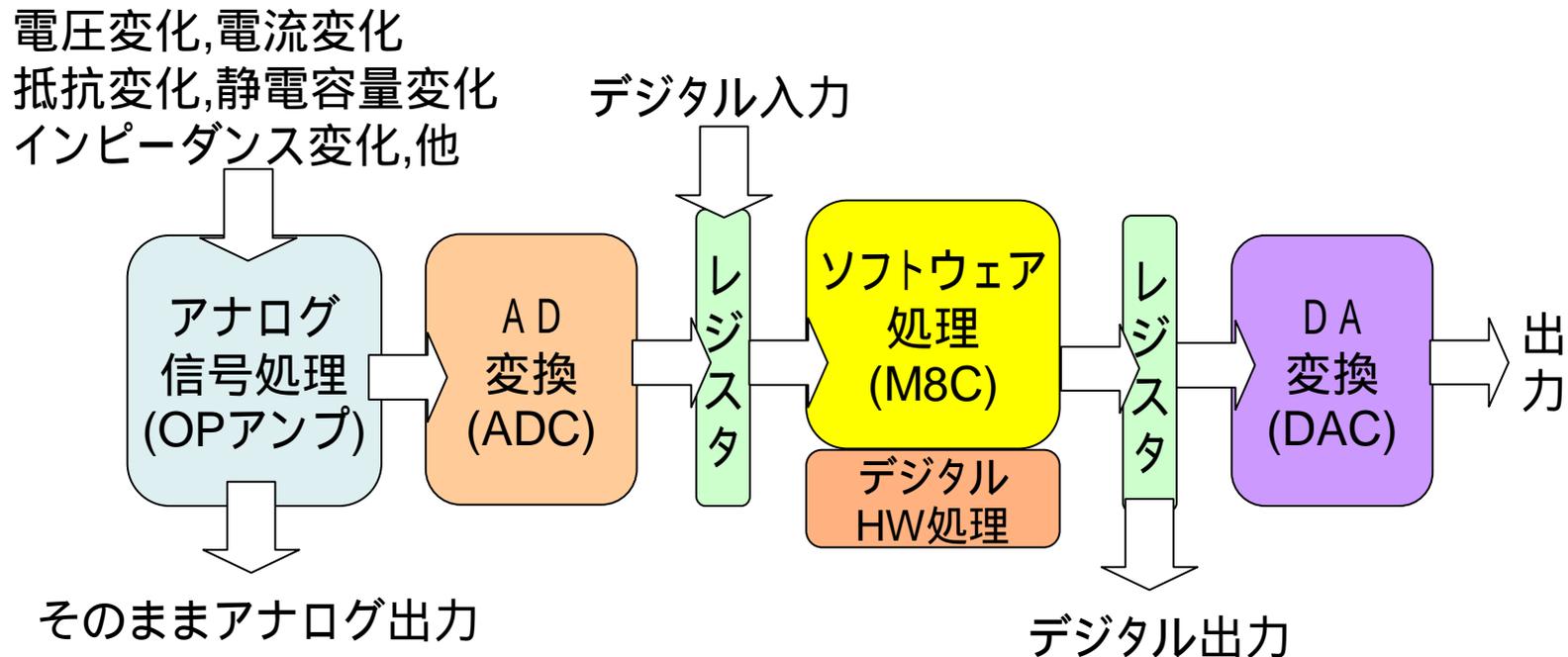
現代のデジタル・コンバージェンスでは信号処理をA/D変換後にすべてデジタルで行う方向に向かっている.この方法は元来膨大なハードウェアのバックグラウンドと高精度のD/AやA/Dが前提となるがLSIの高集積化によって実用領域になってきたという経緯がある



入口と出口はアナログが存在していることに注意

PSoCによる処理工程

- 外部現象変化をセンサーが電気信号に変換
- センサーの出力はアナログ信号
- 信号処理(デジタルまたはアナログ)
- AD変換してMPUで処理(レジスタがI/F)
- DA変換して外部現象を発生(レジスタがI/F)



主要な各回路ブロック-ユーザーモジュール

- デジタル・アナログ入出力
 - GPIO (General Purpose I/O)にてデジアナ双方のI/O可能
- アナログ微小信号の増幅 : PGAとINSAMP
 - 直流増幅(演算), 交流増幅 > PGA (単電源非反転オペアンプ)
 - 高精度な計装アンプ > INSAMP (複数PGAトポロジー)
- フィルタ回路 : LPFとBPF
 - SC(スイッチト・キャパシタ)ブロックで実装
- AD変換 : ADCINC , DA変換 : DACn
 - スケーラブルなADコンバータ > ADCINC, DAC
- ソフトウェアによる処理 : M8C
- 外部制御 : アナログ, デジタル
 - PWMn, PDM(PRS-Pseudo Random Sequence応用)
- 通信 : シリアル, パラレル, USB2.00, 赤外線, 2.4G無線
- 割り込みコントローラ

アナログ
信号処理
(OPアンプ)

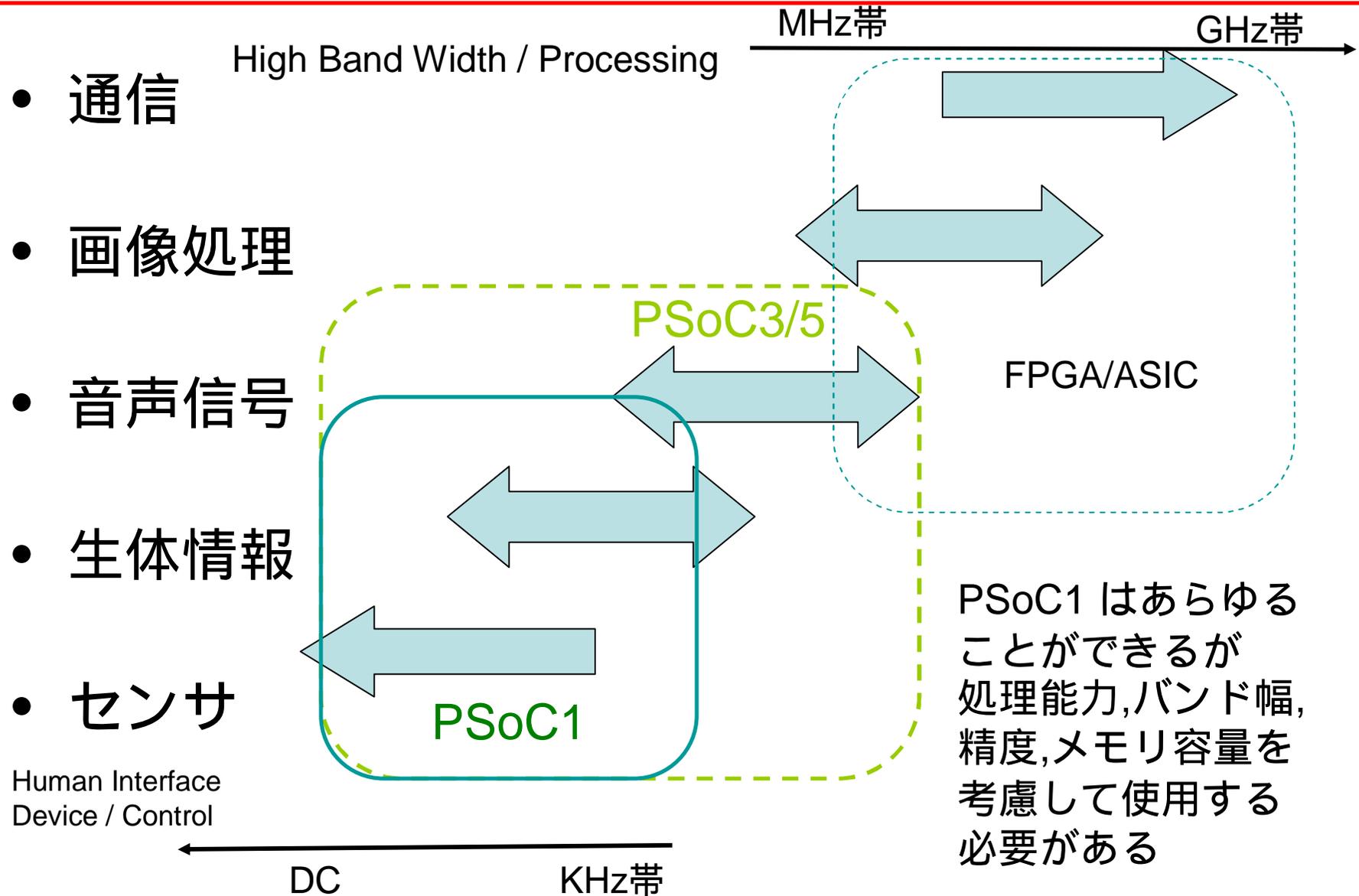
AD
変換
(ADC)

ソフトウェア
処理
(M8C)

DA
変換
(DAC)

デジタル
HW処理

バンド幅とPSoC



Memo

- フォローアップURL
 - <http://mikamir.web.fc2.com/?/? .htm>
 - ?に入る文字列は、講義中に示します。
-
- **担当講師**
 - ミカミ設計コンサルティング
 - 〒142-0042 東京都品川区豊町 2-17-8
 - **三上廉司(みかみれんじ)**
 - Renji_Mikami@nifty.com
 - <http://homepage3.nifty.com/western/mikamiconsult.htm>
 - 電話 080-5422-2503(au)